

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2004年1月8日 (08.01.2004)

PCT

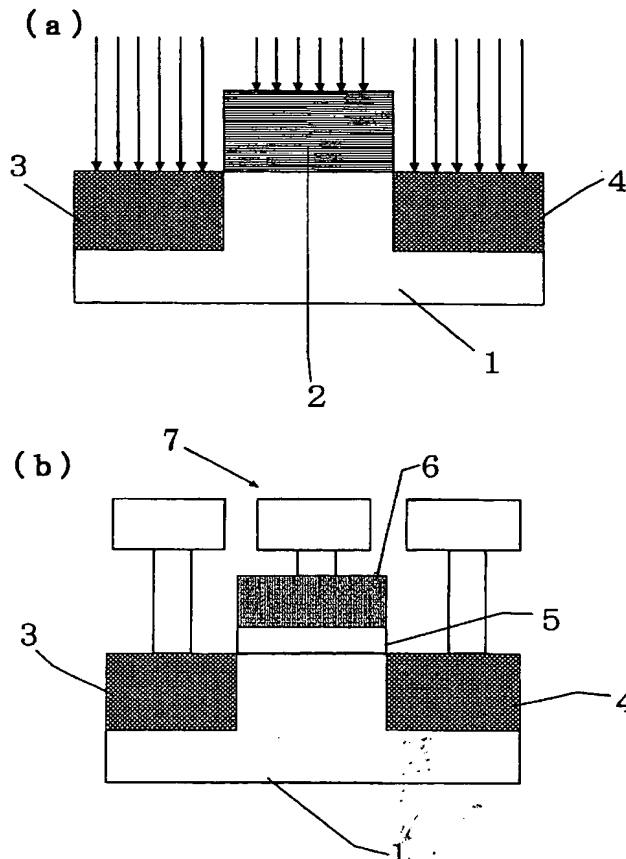
(10) 国際公開番号
WO 2004/003989 A1

- (51) 国際特許分類⁷: H01L 21/316, 21/822, 27/04, 29/78
- (21) 国際出願番号: PCT/JP2003/008146
- (22) 国際出願日: 2003年6月26日 (26.06.2003)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2002-189161 2002年6月28日 (28.06.2002) JP
- (71) 出願人 (米国を除く全ての指定国について): 独立行政法人産業技術総合研究所 (NATIONAL INSTITUTE OF ADVANCED INDUSTRIAL SCIENCE AND TECHNOLOGY) [JP/JP]; 〒100-8921 東京都千代田区霞が関一丁目3番1号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 福田 憲司 (FUKUDA, Kenji) [JP/JP]; 〒305-8568 茨城県つくば市梅園1-1-1 中央第2独立行政法人産業技術総合研究所内 Ibaraki (JP). 先崎 純寿 (SENZAKI, Junji) [JP/JP]; 〒305-8568 茨城県つくば市梅園1-1-1 中央第2独立行政法人産業技術総合研究所内 Ibaraki (JP).
- (74) 代理人: 福田 賢三, 外 (FUKUDA, Kenzo et al.); 〒105-0003 東京都港区西新橋一丁目6番13号 柏屋ビル2 F Tokyo (JP).
- (81) 指定国 (国内): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU,

[続葉有]

(54) Title: SEMICONDUCTOR DEVICE AND ITS MANUFACTURING METHOD

(54) 発明の名称: 半導体装置及びその製造方法



(57) Abstract: A semiconductor device using a silicon carbide substrate having a (000-1) face and a method for manufacturing the same. By optimizing a heat treatment method after gate is oxidized, an SiC semiconductor device having a high breakdown voltage and a high channel mobility is manufactured. A method for manufacturing the semiconductor device includes the steps of forming a gate insulating film on a semiconductor region, forming a gate electrode on the gate insulating film, and forming an electrode on the semiconductor region. The semiconductor region is a semiconductor region made of a silicon carbide having a (000-1) face. Further included are a step of cleaning the surface of the semiconductor region and a step of forming the gate insulating film in an atmosphere containing more than 1% H₂O (water) vapor at a temperature ranging from 800°C to 1150°C, thereby reducing the interface state density of the interface between the gate insulating film and the semiconductor region.

(57) 要約: (000-1)面の炭化珪素基板を用いた半導体装置及びその製造方法であって、ゲート酸化後の熱処理方法を最適化することによって、高耐圧で高チャネル移動度を有するSiC半導体装置を製造する。ゲート絶縁膜の形成方法に関して、半導体領域上にゲート絶縁膜を形成する工程と、そのゲート絶縁膜上にゲート電極を形成する工程と、上記の半導体領域に電極を形成する工程とを含む半導体装置の製造方法において、半導体領域は、(000-1)面の炭化珪素からなる領域が形成された半導体領域であり、さらに、該半導体領域の表面を清浄にする工程と、800°Cから1150°Cの温度範囲において、H₂O(水)ガスを1%以上含んだ雰囲気中でゲート絶縁膜を形成することにより、ゲート絶縁膜と上記の半導体領域の界面の界面準位密度を低減せしめる工程とを含むような工程とする

ことによって製造できる。

Best Available Copy



ID, IL, IN, IS, JP, KE, KG, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, OM, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR),
OAPI 特許 (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW,
ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

(84) 指定国 (広域): ARIPO 特許 (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB,

2 文字コード及び他の略語については、定期発行される各 *PCT* ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明 細 書

半導体装置及びその製造方法

技術分野

この発明は、基板の結晶面方位を規定した炭化珪素基板上に形成する半導体装置及びその製造方法に関し、特に、金属—酸化膜—半導体（MOS : Metal Oxide Semiconductor）キャパシタあるいはMOS電界効果型トランジスタ（MOSFET : Metal Oxide Semiconductor Field Effect Transistor）などのゲート絶縁膜を用いる半導体装置及びその製造方法に関するものである。

背景技術

一般に、炭化珪素（SiC）基板を用いた酸化膜—炭化珪素界面は、界面準位密度がシリコンMOSトランジスタに比べて、約1桁高く、それにより、炭化珪素基板を用いたMOS電界効果型トランジスタは、シリコン基板を用いたMOS電界効果型トランジスタよりもチャネル移動度が約1桁低いという問題があった。特に4H—SiCと呼ばれる結晶構造を有する炭化珪素のバルク基板の移動度は、6H—SiCと呼ばれる結晶構造を有する炭化珪素のバルク基板の移動度の約2倍だが、酸化膜／炭化珪素界面の欠陥（界面準位密度）が多く、チャネル移動度は低い。4H—SiCバルク基板の移動度は高いので、本来、パワーMOSFETのオン抵抗を下げるには有利であるはずである。しかし、チャネル移動度が低いために、4H—SiCのオン抵抗値は、6

H-SiCよりも高く、4H-SiCのMOS構造の界面準位密度を下げることは、SiCのMOSFETを実現するためには非常に重要である。SiCには、代表的な面として(0001)面、(11-20)面、(000-1)面の3つの面がある。酸化速度は、(0001)面よりも(11-20)面の方が大きく、またこれよりも(000-1)面の方が大きい。特に、(000-1)面は、(0001)面よりも約10倍大きい。これは、SiとCの酸化機構が面方位によって異なるためである。したがって、酸化膜／炭化珪素界面における界面準位密度を下げる最適な酸化条件や酸化後のアニール条件は、面方位によって異なり、面方位毎に酸化条件や酸化後のアニール条件を最適化する必要がある。SiCのMOSFETは、研究当初においては、(0001)面に形成されていたが、そのチャネル移動度は、 $10 \text{ cm}^2/\text{Vs}$ 以下であった。

最近、SiCの(11-20)面に H_2O （水）でゲート絶縁膜を形成した後に、水素アニールをすることにより界面準位密度を下げて、チャネル移動度が $110 \text{ cm}^2/\text{Vs}$ まで向上することが報告された。しかし、(11-20)面は、絶縁破壊電圧が(0001)面や(000-1)面と比較して小さく、高耐圧パワーデバイスには不利である。また、(000-1)面に作製されたMOSFETがチャネルドーピング技術を用いることなく動作する報告はない。チャネルドーピング技術は、チャネル移動度を向上するが、リーク電流が流れやすくなり、耐圧が低下するので、やはり、高耐圧パワーデバイスには向いていない。本発明では、絶縁破壊電圧が、(11-20)面よりも大きい(000-1)面において、(0001)面よりもチャネル移動度が高

い酸化膜／炭化珪素界面形成技術を提供する。

炭化珪素基板の酸化方法とその後の熱処理方法については、以下に説明する様に、既にいくつかの発表が行われ、あるいは発明が開示されている。

例えば、特開平 9 - 1 9 9 4 9 7 号公報には、S i C 単結晶基板の熱酸化膜の改善方法において、酸化する工程に続き、水素によりアニールする工程と、不活性ガスによりアニールする工程を有することを特徴とするヒステリシスおよびフラットバンドシフトを低減する S i C の熱酸化膜の改善法が開示されている。この公報には、特に、炭化珪素を酸化後に 1 0 0 0 °C で水素熱処理する方法が記載されているが、これは、炭化珪素基板の (0 0 0 1) 面についての方法であり、(0 0 0 - 1) 面については記載がない。さらに、1 0 0 0 °C では温度が高すぎて水素により酸化膜が還元されてしまい、この酸化膜をゲート酸化膜として用いた場合のデバイス信頼性を低下させる要因となる。

また、特開平 1 0 - 1 1 2 4 6 0 号公報には、炭化珪素半導体装置の熱酸化膜形成後の界面準位密度を低減するために、熱酸化後の不活性ガス中のアニール時間を 2 時間未満とし、また、一度形成した熱酸化膜を 3 0 0 ~ 5 0 0 °C の低温で水素ガスや、水蒸気等の水素原子を含むガス中で熱処理するのもよく、更にまた、熱酸化後および熱酸化後の熱処理工程後の冷却期間の少なくとも一部で、水素原子を含むガスを雰囲気とする炭化珪素半導体装置の製造方法が開示されている。特に、ゲート酸化膜形成後に水素原子を含む雰囲気で 3 0 0 °C から 5 0 0 °C の範囲において熱処理する方法が記載されているが、これは、炭化珪素基板の (0 0 0 1) 面についての方法であり、(0 0 0 - 1) 面については

記載がない。また、ゲート酸化膜形成後に水素原子を含む雰囲気での熱処理としては、 300°C から 500°C の範囲は温度が低くて不十分である。

また、特開平11-31691号公報には、炭化珪素半導体装置の熱酸化膜形成後の界面準位密度を低減するために、(1) 水素ガスと酸素ガスを導入して熱酸化するパイロジェニック酸化によって酸化珪素膜を成長させる熱酸化膜形成方法において、水素と酸素の流量比を1:1よりも水素の流量が多い流量比とし、あるいは、(2) 水素原子を含む雰囲気中で、酸化後の冷却をおこない、その冷却速度を $0.3 \sim 3^{\circ}\text{C}/\text{min}$ の範囲とし、あるいは、(3) 酸化、冷却後の取り出し温度を 900°C 以下とする炭化珪素半導体装置の熱酸化膜形成方法が開示されている。特に、炭化珪素の酸化をパイロジェニック法で行った後に、水素を含む雰囲気で冷却する方法が記載されているが、これは、炭化珪素基板の(0001)面についての方法であり、(000-1)面については記載がない。また、この公報に記載されたパイロジェニック法の水素と酸素の比が最適でない。

また、特開2000-252461号公報には、少なくとも最上層に炭化珪素を有する半導体基板上に、ゲート絶縁膜として酸化膜及び／或は窒化膜の1層又は2層以上を形成した後、 $600 \sim 1600^{\circ}\text{C}$ の範囲で水素を含んだ雰囲気でアニールする半導体装置の製造方法が開示されており、ゲート絶縁膜／炭化珪素界面に存在するシリコン或は炭素のダングリングボンドを水素で終端することにより、界面準位密度を十分に減らして、実際の使用に十分に耐える良好なゲート絶縁膜／炭化珪素界面を得ることができる、という効果が記載されている。特に、炭化珪素基

板上の酸化膜を形成した後に水素熱処理を行う製造方法が記載されているが、これは、炭化珪素基板の(0001)面についての方法であり、(000-1)面についての望ましい水素熱処理方法についての記載はない。

また、アメリカ合衆国特許(USA. PAT. No. US 5 972 801号公報)においては、改善された酸化物層を得て、その結果、酸化物を基礎とする装置でのパフォーマンスを改善する方法が開示されている。その方法は、炭化珪素基板がさらに酸化されるほどには高温で無く、しかし、酸化ソースガスを酸化物の中に拡散するには充分高温で、また、炭化珪素基板がさらに酸化されるほどには長時間で無く、しかし、酸化膜を高密度化して酸化膜と基板との界面特性を改善することができる程度の間、炭化珪素上の酸化物層を、酸化性の雰囲気にならず、という炭化珪素基板上の酸化物層で欠陥を減らすプロセスである。特に、炭化珪素基板の酸化方法について、ゲート酸化膜を形成した後に、600℃から1000℃でH₂O(水)ガスを含む雰囲気で行う処理する方法が記載されているが、この場合のH₂Oガスは、H₂ガスとO₂ガスとの反応でなく、純水を熱することにより生成したH₂Oの蒸気によるものである。また、(000-1)面のゲート酸化膜の形成方法及び酸化膜形成後の熱処理については、記載されていない。

また、文献1(S. Ogino, T. Oikawa, and K. Ueno, Mat. Sci. Forum, 338-342, 1101 (2000).)に、6H-SiCの(000-1)面について、ゲート酸化膜の下に不純物を注入するチャネルドーピングを用いてMOSFETを形成して動作させた旨、報告されているが、チャネルドーピングを用いない場合の結果は報

告されていない。また、ゲート酸化膜の形成方法は、 1100°C での乾燥酸素を用いたドライ酸化であり、それ以外の形成方法は記載されていない。

また、文献2 (K.Fukuda, W.J.Cho, K.Arai, S.Suzuki, J.Senzaki, and T.Tanaka Appl. Phys. Lett. 77, 866 (2000).) には、 1200°C で熱酸化法により 4H-SiC の $(000-1)$ 面にゲート酸化膜の形成方法と界面準位密度の関係についての報告があるが、 1200°C よりも低い温度でのゲート絶縁膜の形成方法と酸化後の処理についての報告はない。

上記のように、 SiC には、代表的な面として (0001) 面、 $(11-20)$ 面、 $(000-1)$ 面の3つの面がある。酸化速度は、 (0001) 面よりも $(11-20)$ 面が大きく、また、さらに $(000-1)$ 面の方が大きい。特に、 $(000-1)$ 面は、 (0001) 面よりも約10倍大きい。したがって、酸化膜／炭化珪素界面における界面準位密度を下げる最適な酸化条件や酸化後のアニール条件は、面方位によって異なる。例えば、 (0001) 面では、界面準位密度は、 H_2O を用いた場合よりも、乾燥酸素を用いた場合の方が低い、 $(11-20)$ 面では、 H_2O を用いた酸化の方が低い。酸化後のアニール効果も面方位により異なる。このように、面毎に、界面準位密度が最小になる酸化条件や酸化後のアニール条件を最適化する必要がある。 SiC のMOSFETは、研究当初においては、 (0001) 面に形成されていたが、そのチャネル移動度は、 $10\text{ cm}^2/\text{Vs}$ 程度にしかならなかった。最近、 SiC の $(11-20)$ 面に H_2O (水) でゲート絶縁膜を形成した後に、水素アニールをすることにより界面準位密度を下げて、チャネル移動度が $110\text{ cm}^2/\text{Vs}$ ま

で向上することが報告された。しかし、(11-20)面は、絶縁破壊電界が(0001)面や(000-1)面と比較して小さく、高耐圧パワーデバイスには不利である。また、(000-1)面に作製されたMOSFETがチャネルドーピング技術を用いることなく動作する報告はない。チャネルドーピング技術は、チャネル移動度を向上するが、リーク電流が流れやすくなり、耐圧が低下するので、やはり、高耐圧パワーデバイスには向いていない。

この発明は上記に鑑み提案されたもので、(0001)面や(11-20)面よりも優れた(000-1)面の炭化珪素基板を用いた半導体装置において、ゲート酸化後の熱処理方法を最適化することにより、高耐圧で高チャネル移動度を有するSiC半導体装置を提供することを目的としている。

発明の開示

本発明における第1の発明は、半導体装置の製造方法で、特にゲート絶縁膜の形成方法に関するものであり、半導体領域上にゲート絶縁膜を形成する工程と、そのゲート絶縁膜上にゲート電極を形成する工程と、上記の半導体領域に電極を形成する工程とを含む半導体装置の製造方法において、半導体領域は、(000-1)面の炭化珪素からなる領域が形成された半導体領域であり、さらに、該半導体領域の表面を清浄にする工程と、800℃から1150℃の温度範囲において、H₂O（水）ガスを1%以上含んだ雰囲気中でゲート絶縁膜を形成することにより、ゲート絶縁膜と上記の半導体領域の界面の界面準位密度を低減せしめる工程とを含む。(000-1)面の炭化珪素からなる領域が形成され

た半導体基板上に H_2O を1%以上含んだ雰囲気で酸化することにより、チャネル移動度を向上させることができる。

また、第2の発明は、ゲート絶縁膜と上記の半導体領域の界面の界面準位密度をより低減せしめるために、第1の発明において、 800°C から 1050°C の温度範囲において、 H_2O ガスを含んだ雰囲気でのゲート絶縁膜の形成が行われる。 $(000-1)$ 面の炭化珪素からなる領域が形成された半導体基板上にゲート絶縁膜の酸化温度を 800°C から 1050°C に制限することにより、界面準位密度を下げ、チャネル移動度を向上させることができる。

また、本発明における第3の発明は、ゲート絶縁膜と上記の半導体領域の界面の界面準位密度をより低減せしめるための半導体装置の製造方法で、半導体領域上にゲート絶縁膜を形成する工程と、そのゲート絶縁膜上にゲート電極を形成する工程と、上記の半導体領域に電極を形成する工程とを含む半導体装置の製造方法において、半導体領域は、 $(000-1)$ 面の炭化珪素からなる領域が形成された半導体領域であり、さらに、該半導体領域の表面を清浄にする工程と、ゲート絶縁膜を形成する工程と、そのゲート絶縁膜を形成した後に、 H_2 （水素）ガスあるいは H_2O （水）ガスを含んだ雰囲気で熱処理することにより、上記のゲート絶縁膜と上記の半導体領域の界面の界面準位密度を低減せしめる工程とを含む。 $(000-1)$ 面の炭化珪素からなる領域が形成された半導体基板上にゲート絶縁膜を形成した後に、1%ないし100%のいずれかの濃度をもった H_2 あるいは H_2O を含んだ雰囲気で熱処理することにより、チャネル移動度を向上させることができる。

また、本発明における第4の発明は、半導体装置の製造方法で、特にゲート絶縁膜を形成した後の熱処理に関するものであり、半導体領域上にゲート絶縁膜を形成する工程と、そのゲート絶縁膜上にゲート電極を形成する工程と、上記の半導体領域に電極を形成する工程とを含む半導体装置の製造方法において、半導体領域は、(000-1)面の炭化珪素からなる領域が形成された半導体領域であり、さらに、該半導体領域の表面を清浄にする工程と、ゲート絶縁膜を形成する工程と、そのゲート絶縁膜を形成した後に、 H_2O (水) ガスを含んだ雰囲気中で熱処理した後に H_2 (水素) ガスを含んだ雰囲気中で熱処理することにより、上記のゲート絶縁膜と上記の半導体領域の界面の界面準位密度を低減せしめる工程とを含む。(000-1)面の炭化珪素からなる領域が形成された半導体基板上にゲート絶縁膜を形成した後に、1%ないし100%のいずれかの濃度をもった H_2 あるいは H_2O を含んだ雰囲気中で熱処理することにより、チャネル移動度を向上させることができる。

また、本発明における第5の発明は、半導体装置の製造方法で、特にゲート絶縁膜を形成した後の熱処理に関するものであり、本発明の第2あるいは第3の発明の特徴に加えて、ゲート絶縁膜を形成した後に行う熱処理は、 H_2 (水素) ガスと不活性ガスとの混合ガス中で行われ、その H_2 (水素) ガス濃度は、予め決められた1%ないし100%のいずれかの濃度をもつ。(000-1)面の炭化珪素からなる領域が形成された半導体基板上にゲート絶縁膜を形成した後に、1%ないし100%のいずれかの濃度をもった H_2 あるいは H_2O を含んだ雰囲気中で熱処理することにより、チャネル移動度を向上させることができる。

また、第 6 の発明は、半導体装置の製造方法で、特にゲート絶縁膜を形成した後の熱処理に関するものであり、本発明の第 2 あるいは第 3 の発明の特徴に加えて、ゲート絶縁膜を形成した後に行う熱処理は H_2O （水）ガスと不活性ガスとの混合ガス中で行われ、その H_2O （水）ガス濃度は予め決められた 1 % ないし 100 % のいずれかの濃度をもつ。(000-1) 面の炭化珪素からなる領域が形成された半導体基板上にゲート絶縁膜を形成した後に、1 % ないし 100 % のいずれかの濃度をもった H_2 あるいは H_2O を含んだ雰囲気中で熱処理することにより、チャネル移動度を向上させることができる。

また、第 7 の発明は、第 3、第 5、あるいは第 6 の発明の特徴に加えて、ゲート絶縁膜を形成する工程と、 H_2 （水素）ガスあるいは H_2O （水）ガスを含んだ雰囲気中で熱処理する工程との間に、予め決められた温度の不活性雰囲気中に予め決められた時間上記の半導体領域を保持する熱処理工程を含む。ゲート絶縁膜を形成した後で、 H_2 あるいは H_2O を含んだ雰囲気中で熱処理する前に不活性雰囲気中で熱処理することにより、チャネル移動度を向上させることができる。

また、第 8 の発明は、第 4、第 5 あるいは第 6 の発明の特徴に加えてゲート絶縁膜を形成する工程と、 H_2O （水）ガスを含んだ雰囲気中で熱処理する工程との間の第 1 の期間に、あるいは、 H_2O （水）ガスを含んだ雰囲気中で熱処理する工程と、 H_2 （水素）ガスを含んだ雰囲気中で熱処理する工程との間の第 2 の期間に、予め決められた温度の不活性雰囲気中で予め決められた時間上記の半導体領域を保持する熱処理工程を含む。ゲート絶縁膜を形成した後、あるいは、 H_2O を含んだ雰囲気中で熱処理した後で、 H_2

を含んだ雰囲気中で熱処理する前のどちらか一方あるいは両方の工程において不活性雰囲気中で熱処理することにより、チャネル移動度を向上させることができる。

また、第 9 の発明は、第 4、第 5、第 6 あるいは第 8 の発明の特徴に加えて、 H_2O ガスを含んだ雰囲気中で熱処理する際の温度よりも、 H_2 ガスを含んだ雰囲気中で熱処理する際の温度の方が高い。 H_2 ガスを含んだ雰囲気中で熱処理する温度を、 H_2O ガスを 1 % 以上含んだ雰囲気中で熱処理する温度より高くする。このことにより、チャネル移動度を向上させることができる。

また、第 10 の発明は、第 3 ないし第 9 のいずれかの発明の特徴に加えて、ゲート絶縁膜を形成する工程の後に行う H_2O (水) ガスを含んだ雰囲気中で熱処理する工程は、 650°C から 950°C の範囲の予め決められた温度で予め決められた時間保持する工程である。ゲート絶縁膜を形成する工程の後に行う H_2O (水) ガスを含んだ雰囲気中で熱処理する工程が、 650°C から 950°C の範囲であるため、ゲート絶縁膜の膜厚増加は、無視できる程度にすることができる。

また、第 11 の発明は、第 3 ないし第 10 の発明のいずれかの特征に加えて、ゲート絶縁膜を半導体領域の熱酸化法により形成する。このことにより、チャネル移動度を向上させることができる。

また、第 12 の発明は、第 11 の発明の特徴に加えて、半導体領域の熱酸化法は、 H_2O (水) ガスを含んだ雰囲気で行われる熱酸化法である。 H_2O を含んだ雰囲気にて、熱酸化法を用いることにより、チャネル移動度を向上させることができる。

また、第 13 の発明は、第 12 の発明の特徴に加えて、 H_2

○ガスを含んだ雰囲気が H_2O ガスと酸素あるいは、 H_2O ガスと酸素ガス及び不活性ガスからなり、 H_2O ガスが1%から100%の範囲の予め決められた濃度である。 H_2O を含んだ雰囲気が H_2O ガスと酸素ガスと不活性ガスからなり、 H_2O ガスが1%から100%の予め決められた濃度である雰囲気を用いることにより、チャネル移動度を向上させることができる。

また、第14の発明は、第13の発明に加えて、ゲート絶縁膜を形成した後に、 H_2 ガスを含んだ雰囲気です熱処理をする場合に、 H_2O ガスを含んだ雰囲気が H_2O ガスと酸素ガスあるいは、 H_2O ガスと酸素ガス及び不活性ガスからなり、 H_2O ガスが10%から50%の予め決められた濃度である。使用する H_2O が H_2 と O_2 からなり、10%から50%の予め決められた濃度にするることにより、界面準位密度を下げるることができる。

また、第15の発明は、第1ないし第14の発明のいずれかの特徴に加えて、上記の H_2O （水）ガスは、上記の半導体領域の置かれた雰囲気において H_2 （水素）ガスと O_2 （酸素）ガスの反応により生成されたものである。使用する H_2O が H_2 と O_2 （酸素）の反応により生成することにより、不純物の導入を抑えて、チャネル移動度を向上させることができる。

また、第16の発明は、第15の発明の特徴に加えて、 H_2 （水素）ガスの流量、 $[\text{H}_2]$ 、と O_2 （酸素）ガスの流量、 $[\text{O}_2]$ 、の比が $[\text{O}_2] / [\text{H}_2] = 0.1$ から100の範囲の予め決められた範囲にある。 H_2O の生成に当たっては、 H_2 （水素）ガスの流量、 $[\text{H}_2]$ 、と O_2 （酸素）ガスの流量、 $[\text{O}_2]$ 、の比が $[\text{O}_2] / [\text{H}_2] = 0.1$ から100にすることにより、チャネル移動度を向上させることができる。

また、第 17 の発明は、第 3 ないし第 16 の発明のいずれかの特徴に加えて、半導体領域の酸化温度が 800℃から 1150℃の範囲の予め決められた温度範囲にある。半導体基板の酸化温度が 800℃から 1150℃の範囲の予め決められた温度範囲にあるようにすることにより、チャネル移動度を向上させることができる。

また、第 18 の発明は、第 11 ないし第 17 の発明のいずれかの特徴に加えて、半導体領域を熱酸化してゲート酸化膜を形成した後に、 H_2O ガスを含んだ雰囲気中で熱処理をする場合に、ゲート酸化膜を形成した温度よりも低い温度で熱処理を行い、ゲート酸化膜厚を増加させる。ゲート酸化膜を形成した温度よりも低い温度で、 H_2O を含んだ雰囲気にて熱処理をするようにしたので、ゲート酸化膜の膜圧を増加させることなくチャネル移動度を向上させることができる。

また、第 19 の発明は、第 3 ないし第 18 の発明のいずれかの特徴に加えて、 H_2 （水素）ガスを含んだ雰囲気での熱処理温度が 600℃から 900℃の範囲の予め決められた温度範囲にある。このようにすることにより、水素によるエッチングなどを避けて、チャネル移動度を向上させることができる。

また、第 20 の発明は、第 3 ないし第 19 の発明のいずれかの特徴に加えて、ゲート絶縁膜の形成及びその後の H_2 （水素）ガスあるいは H_2O （水）ガスあるいは不活性ガス雰囲気での熱処理は、外気と遮断された装置内で連続して行われる。 H_2O を含んだ雰囲気にて、このようにすることにより、チャネル移動度を向上させることができる。

また、第 21 の発明は、第 1 ないし第 20 の発明のいずれか

の特徴に加えて、半導体領域の表面を清浄にする工程は、オゾン雰囲気中に置かれた半導体領域に紫外光を照射することにより清浄にする工程を含む。このようにすることにより、チャネル移動度を向上させることができる。

また、第 2 2 の発明は、第 1 ないし第 2 1 の発明のいずれかの特徴に加えて、半導体領域の表面を清浄にする工程は、 H_2 （水素）雰囲気中で熱処理することにより清浄にする工程を含む。このようにすることにより、チャネル移動度を向上させることができる。

また、第 2 3 の発明は、第 2 2 の発明の特徴に加えて、半導体領域の表面を清浄にする工程は、オゾン雰囲気中に置かれた半導体領域に紫外光を照射して清浄にする工程と、その後に行われる、半導体領域を H_2 （水素）ガス雰囲気中で熱処理することにより清浄にする工程とを含む。このようにすることにより、チャネル移動度を向上させることができる。

また、第 2 4 の発明は、第 1 ないし第 2 3 の発明のいずれかに含まれる工程に加えて、さらに、層間絶縁膜を形成する工程と、配線層を形成する工程と、配線層を保護する絶縁膜を形成する工程とをさらに含む。このようにすることにより、十分にオン抵抗の低い炭化珪素電子デバイス、電子回路、電力素子を実現できる。

また、第 2 5 の発明は、第 3 ないし第 2 4 の発明のいずれかの特徴に加えて、さらに、 H_2 （水素）ガスを含んだ雰囲気での熱処理を、ゲート絶縁膜より上の層にゲート電極層を形成した後に行う。このようにすることにより、ゲート絶縁膜が汚染されることなく、チャネル移動度を向上させることができる。

また、第 2 6 の発明は、第 3 ないし第 2 5 の発明のいずれか

の特徴において、あるいはそれに加えて、 H_2 （水素）ガスを含んだ雰囲気での熱処理を行う工程を含み、さらに、この工程の後に、 $600^\circ C$ 以下での不活性ガス雰囲気中で熱処理を行う工程を含む。このようにすることにより、チャネル移動度を向上させることができる。

そして、本発明における第27の発明は、(000-1)面の炭化珪素からなる半導体領域にゲート絶縁膜と、そのゲート絶縁膜上にゲート電極と、上記半導体領域に電極を有する半導体装置において、ゲート絶縁膜中に $1E19/cm^3$ から $1E20/cm^3$ の範囲の水素あるいは水酸基(OH)を含む。SIMS (Secondary ion mass spectroscopy) によるHの分析を行ったところ、酸化膜たるゲート絶縁膜中に $1E19/cm^3$ 以上の水素を含有している半導体装置のチャネル移動度は $100 cm^2/Vs$ 以上だが、 $1E20/cm^3$ を超えると、水素によって酸化膜が還元されて酸化膜の耐圧が低下するので、 $1E19/cm^3$ から $1E20/cm^3$ に限定される。

また、第28の発明は、第27の発明に記載の半導体装置において、該半導体装置が金属—絶縁膜—半導体電界効果型トランジスタ(MISFET)またはMISキャパシタである。SiCでMISFETまたは、MISキャパシタを作ることにより高耐圧及び高温で動作する半導体素子を作製できる。

また、第29の発明は、第28の発明に記載の半導体装置において、前記MISFETがnチャネル型である。SiCでnチャネルMISFETを作製することにより、高耐圧及び高温で動作するnチャネル半導体素子を作製できる。

また、第 30 の発明は、第 28 の発明に記載の半導体装置において、前記 M I S F E T が p チャネル型である。S i C で p チャネル M I S F E T を作製することにより、高耐圧及び高温で動作する p チャネル半導体素子を作製できる。

また、第 31 の発明は、第 27 の発明に記載の半導体装置において、該半導体装置が第 29 の発明及び第 30 の発明に記載の M I S F E T または M I S キャパシタから構成される相補型金属—絶縁膜—半導体 (C M I S) を有する回路である。S i C で C M I S を作製することにより、高耐圧及び高温で動作する C M I S 回路を作製できる。

また、第 32 の発明は、第 27 の発明に記載の半導体装置において、該半導体装置が横型金属—絶縁膜—半導体電界効果型トランジスタ (Lateral Resurf M I S F E T) あるいは横型 D M I S 電界効果型トランジスタ (Lateral D M I S F E T) である。S i C で Lateral Resurf M I S F E T や Lateral D M I S F E T を作製することにより、高耐圧及び高温で動作する半導体素子を作製できる。

また、第 33 の発明は、第 27 の発明に記載の半導体装置において、該半導体装置が縦型 D M I S F E T である。S i C で縦型 D M I S F E T を作製することにより、高耐圧及び高温で動作する半導体素子を作製できる。

また、第 34 の発明は、第 27 の発明に記載の半導体装置において、該半導体装置が絶縁ゲート型バイポーラートランジスタ (I G B T) である。S i C で I G B T を作製することにより、高耐圧及び高温で動作する半導体素子を作製できる。

また、第 35 の発明は、第 34 の発明に記載の半導体装置に

において、該半導体装置が p チャネル型 I G B T である。p チャネル I G B T を作製することにより、n チャネルよりも高耐圧及び高温で動作する半導体素子を作製できる。

さらに、本発明における、第 36 の発明は、(000-1) 面の炭化珪素からなる半導体領域にゲート絶縁膜と、そのゲート絶縁膜上にゲート電極と、上記半導体領域に電極を有する半導体装置において、ゲート絶縁膜と半導体領域の界面に $1 \times 10^{20} / \text{cm}^3$ から $1 \times 10^{22} / \text{cm}^3$ の範囲の水素あるいは水酸基 (OH) が存在する。S I M S (Secondary ion mass spectroscopy) による H の分析を行ったところ、ゲート酸化膜と半導体領域の界面に $1 \times 10^{21} / \text{cm}^3$ 以上の水素を含有している半導体装置のチャネル移動度は $100 \text{ cm}^2 / \text{Vs}$ 以上だが、 $1 \times 10^{22} / \text{cm}^3$ を超えると、水素によって酸化膜が還元されて酸化膜の耐圧が低下するので、 $1 \times 10^{20} / \text{cm}^3$ から $1 \times 10^{22} / \text{cm}^3$ に限定される。

また、第 37 の発明は、第 36 の発明に記載の半導体装置において、該半導体装置が M I S F E T または M I S キャパシタである。S i C で M I S F E T または、M I S キャパシタを作ることにより高耐圧及び高温で動作する半導体素子を作製できる。

また、第 38 の発明は、第 37 の発明に記載の半導体装置において、前記 M I S F E T が n チャネル型である。S i C で n チャネル M I S F E T を作製することにより、高耐圧及び高温で動作する n チャネル半導体素子を作製できる。

また、第 39 の発明は、第 37 の発明に記載の半導体装置において、前記 M I S F E T が p チャネル型である。S i C で p チャネル M I S F E T を作製することにより、高耐圧及び高温で動作する p チャネル半導体素子を作製できる。

また、第 40 の発明は、第 36 の発明に記載の半導体装置において、該半導体装置が第 38 の発明及び第 39 の発明に記載の MISFET または MIS キャパシタから構成される CMIS を有する回路である。SiC で CMIS を作製することにより、高耐圧及び高温で動作する CMIS 回路を作製できる。

また、第 41 の発明は、第 36 の発明に記載の半導体装置において、該半導体装置が横型 MISFET あるいは横型 DMISFET である。SiC で横型 MISFET や横型 DMISFET を作製することにより、高耐圧及び高温で動作する半導体素子を作製できる。

また、第 42 の発明は、第 36 の発明に記載の半導体装置において、該半導体装置が縦型 DMISFET である。SiC で縦型 DMISFET を作製することにより、高耐圧及び高温で動作する半導体素子を作製できる。

また、第 43 の発明は、第 36 の発明に記載の半導体装置において、該半導体装置が IGBT である。SiC で IGBT を作製することにより、高耐圧及び高温で動作する半導体素子を作製できる。

また、第 44 の発明は、第 43 の発明に記載の半導体装置において、該半導体装置が p チャネル型 IGBT である。p チャネル IGBT を作製することにより、n チャネルよりも高耐圧及び高温で動作する半導体素子を作製できる。

図面の簡単な説明

第 1 図は、MOS 電界効果型トランジスタの製造方法を示す模式図である。

第2図は、MOSキャパシタの断面を示す模式図である。

第3図は、乾燥酸素とAr（アルゴン）、H₂（水素）、H₂O（水）雰囲気での熱処理を用いて形成したゲート絶縁膜を有するMOSキャパシタのCV曲線を示す図で、実線は高周波CV曲線、破線は準静的CV曲線を示す。

第4図は、第3図のCV曲線から算出した界面準位密度のエネルギーギャップ内の分布を示す図である。

第5図は、H₂O雰囲気での酸化とAr、H₂、H₂O雰囲気での熱処理を用いて形成したゲート絶縁膜を有するMOSキャパシタのCV曲線から算出した界面準位密度のエネルギーギャップ内の分布を示す図である。

第6図は、H₂O雰囲気で酸化して、アルゴン熱処理をした後に、水素熱処理の400℃から900℃で温度を変えた場合の界面準位密度を示す図である。

第7図は、H₂O雰囲気でゲート酸化膜を形成して、アルゴン熱処理をした後に、H₂O熱処理を650℃、750℃、850℃、950℃で温度を変えた場合の界面準位密度を示す図である。

第8図は、H₂O雰囲気でゲート酸化膜を形成したのちに、アルゴン雰囲気での熱処理し、さらに、800℃で水素ガス中にて熱処理をした場合の界面準位密度に対する、酸化温度の効果を示す図である。

第9図は、H₂OとO₂（酸素）からなる雰囲気中で（000-1）面のSiC基板を酸化して形成されたSiO₂膜及びSiO₂/SiC界面における水素密度を2次イオン質量分析法（SIMS:Secondary Ion Mass Spectroscopy）によって測定した結

果を示した図である。一次イオン種としては、Csを用いている。

第10図は、nチャネル金属―絶縁膜―半導体電界効果型トランジスタ（n channel M I S F E T : Metal Insulator Semiconductor Field Effect Transistor）とpチャネルM I S F E Tによって構成される相補型金属―絶縁膜―半導体（C M I S : Complementary Metal Insulator Semiconductor）回路の断面図である。

第11図は、金属―絶縁膜―半導体（D M I S : Double Metal Insulator Semiconductor）回路の断面図である。

第12図は、横型（Lateral Resurf）M I S F E T回路の断面図である。

第13図は、ゲート絶縁型バイポーラトランジスタ（I G B T : Insulator Gate Bipolar Transistor）回路の断面図である。n+型バッファ層はなくてもよい。

第14図は、pチャネルI G B T回路の断面図である。p+型バッファ層はなくてもよい。

発明を実施するための最良の形態

本発明では、絶縁破壊電圧が、（11-20）面よりも大きい、（000-1）面において、（0001）面よりもチャネル移動度が高い酸化膜／炭化珪素界面形成技術に注目した半導体装置及びその製造方法を提供する。以下にこの発明の実施の形態を、図を用いて詳細に説明する。

まず、具体的な半導体装置の製造方法を、第1図を用いて説明する。

第1図は、炭化珪素基板を用いたM O S トランジスタの製造

プロセス途中の断面図である。第1図(a)の(000-1)面のP型炭化珪素基板1(4H-SiC、不純物濃度： $5 \times 10^{15} \text{ cm}^{-3}$)を通常のRCA洗浄をした後に、P型炭化珪素基板1にフォトリソグラフィー用のアライメントマークをRIE(Reactive Ion Etching)で形成した。ここで、炭化珪素基板としては、シリコン基板上に成長した炭化珪素膜を用いることも可能である。

次いで、第1図(b)に示すようにソース領域あるいはドレイン領域のイオン注入用マスク4を熱酸化膜やCVD(Chemical Vapor Deposition)によるSiO₂膜で形成する。

本実施例では、第1図(b)に示すようにイオン注入マスクとして、LTO(Low Temperature Oxide)膜を用いた。LTO膜は、シランと酸素を400℃から800℃で反応させて二酸化珪素をP型炭化珪素基板1に堆積することにより形成した。次いで、フォトリソグラフィーでソース・ドレイン領域を形成した後に、HF(フッ酸)でLTOをエッチングしてイオン注入されるソース領域あるいはドレイン領域を開口した。次いで、第1図(b)に示したソース3あるいはドレイン4を形成するために500℃で、窒素、リンあるいは砒素をイオン注入した。その後、アルゴン雰囲気中において1200℃から1700℃の範囲において活性化熱処理を行う。本実施例では、1500℃で5分の熱処理を行った。次いで、基板の清浄化のために、1)犠牲酸化膜形成後HFでエッチング、2)オゾンに紫外光を照射しながらSiC基板表面処理、3)1000℃で30分のH₂処理、4)2)の後に3)を連続して行う。次いで、800℃から1200℃でO₂あるいは、H₂O(水)を含むガスで酸化して、約50nmの

ゲート絶縁膜 5 を形成した。

一般に、 H_2O を含むガスを用いた酸化には、1) H_2O を加熱した蒸気を酸素あるいは、不活性ガス（アルゴン、窒素、あるいはヘリウム）で炭化珪素基板まで流す方法、あるいは、2) H_2 （水素）と O_2 （酸素）を反応させることにより H_2O を発生させて行う方法とがある。本実施例では、1) あるいは 2) で熱酸化膜を形成した。2) の場合には、 800°C から 1200°C で行った。この場合にも、 H_2O を不活性ガスと一緒に流してもよい。さらに、熱酸化膜との比較のために 50 nm の LTO 膜でゲート絶縁膜を形成した。次いで、不活性ガス中で熱処理して室温まで冷却した。この不活性ガス中で熱処理する工程は、省略することも可能であるが、信頼性の高いものを製造するためには省略しない方が望ましい。次いで、 H_2 あるいは H_2O を含んだ雰囲気中で熱処理をした。 H_2 を含んだ雰囲気の場合には、 400°C から 900°C で行った。 H_2O を含んだ雰囲気の場合には、 650°C から 950°C で行うことが望ましい。本実施例では、 650°C 、 750°C 、 850°C 、 950°C のそれぞれで行った。本実施例で利用した H_2O ガスは、全て H_2 ガスと O_2 ガスを 800°C の温度で反応させて発生させた H_2O ガスで、 H_2 （水素）ガスの流量、 $[\text{H}_2]$ 、と O_2 （酸素）ガスの流量、 $[\text{O}_2]$ 、の比 $[\text{O}_2] / [\text{H}_2]$ は 0.1 から 10 の範囲で調整して行ったが、第 1 図の場合は 3 であった。この時に、 H_2O ガスは、不活性ガス（アルゴン、窒素、あるいはヘリウム）と一緒に流してもよい。この後に、アルゴンや窒素などの不活性ガス中で熱処理する。この工程は、上記と同様に、省略することも可能であるが、信頼性の高いものを製造するためには省略しない方が望ましい。次いで、さらに、低温で H

H_2O 熱処理をしてから H_2 熱処理を行った。2 回目の H_2 あるいは H_2O 熱処理は省略することも可能であるが、省略しない方が望ましい。本実施例では、 H_2O 処理を 650°C と 850°C で行った後に、 800°C で水素処理を行った。

その後にゲート電極 6 を形成するが、ゲート電極は、アルミニウム、あるいは、N 型ポリシリコン、あるいは P 型ポリシリコンのいずれでもよい。さらに、この上に WSi_2 膜、 MoSi_2 膜、あるいは TiSi_2 膜などのシリサイド膜を形成しても良い。この後に、アルミニウム膜、あるいは N 型ポリシリコン、あるいは P 型ポリシリコンをエッチングすることによりゲート電極を形成した。引き続いて、その上に酸化膜を堆積して、その酸化膜を局部的にエッチングしてコンタクト孔を開口した。次いで、アルミニウムを蒸着した後にウエットエッチングした。ニッケル、チタン、アルミニウムを含有した金属あるいはこれらの積層膜を蒸着あるいは、スパッタ法で形成した後に、RIE あるいは、ウエットエッチングにより金属配線 10 を形成してもよい。次いで、窒素中で熱処理を行い、MOS 電界効果型トランジスタを完成させた。

また、MOS キャパシタは、次の様に作製した。まず、(00-1) 面の N 型炭化珪素基板 (4H-SiC 、不純物濃度： $5 \times 10^{15} \text{ cm}^{-3}$) を通常の RCA 洗浄をした後に、 10 nm の犠牲酸化膜を形成して、この犠牲酸化膜を 5 % フッ酸で除去した。この後に、ゲート絶縁膜を形成して、その後、熱処理を行った。ゲート絶縁膜形成方法と、その後の熱処理方法は、MOSFET 作製方法と同様である。次いで、アルミニウム膜を蒸着法によりゲート絶縁膜の上と SiC 基板の裏面につけ、さらに、裏面に金

属基板をつけて第2図に示す断面構造をもったMOSキャパシタを完成させた。

乾燥酸素でゲート酸化膜を形成した場合とH₂O雰囲気でゲート酸化膜を形成した場合とでは、それぞれ酸化後に不活性ガス（アルゴン）でアニールしたが、乾燥酸素でゲート酸化膜を形成した場合は、MOSFETは動作しなかったが、H₂O雰囲気の場合には、動作し、そのチャネル移動度は50 cm²/Vsであった。このように、1150℃以下のH₂O雰囲気でゲート酸化膜を形成すると、(000-1)面でも、MOSFETを動作させることができる。

第3図に、H₂Oを含んだ雰囲気中で950℃から1200℃においてゲート絶縁膜を形成した後に、Ar（アルゴン）雰囲気中で30分の熱処理をした試料のMOSキャパシタの同時容量－電圧測定法で測定された高周波CV特性（測定周波数f = 100 kHz）と準静的CV特性（ステップ電圧V_s = 50 mV，遅延時間t_d = 10秒）を示す。実線が、高周波CV特性で、破線が準静的CV特性である。この2つCV特性の容量差が大きいほど、界面準位密度（D_{it}）が大きいことを示している。

第4図に第3図のデータから、数1を用いて算出された界面準位密度（D_{it}）のSiCのエネルギーバンド内の分布を示す。ここで、C_h：高周波容量、C_q：準静的容量、C_{ox}：酸化膜容量、q：電子の電荷である。

数1

$$D_{it} = \frac{1}{q} \left[\left(\frac{1}{C_q} - \frac{1}{C_{ox}} \right)^{-1} - \left(\frac{1}{C_h} - \frac{1}{C_{ox}} \right)^{-1} \right]$$

第4図に示したデータの試料では、 H_2O ガスを含んだ雰囲気中で $950^{\circ}C$ から $1200^{\circ}C$ においてゲート絶縁膜を形成した後に、 Ar （アルゴン）雰囲気中で30分の熱処理をしている。酸化温度が $1100^{\circ}C$ 以上までは、 D_{it} は高く、ほぼ一定であるが、 $1100^{\circ}C$ 以下になると減少し、 $1000^{\circ}C$ 以下になると一定になる。したがって、酸化温度は、 $1100^{\circ}C$ より低い温度が望ましい。

第5図では、乾燥酸素（Dry）、 H_2O 雰囲気（Wet）でSiC基板を熱酸化して、アルゴン熱処理のみをしたものと、さらに $800^{\circ}C$ で水素熱処理をした試料を比較している。酸化方法にかかわらず、水素熱処理が、 D_{it} を減少させているのがわかる。したがって、水素熱処理は、 D_{it} の減少に効果がある。

第6図に H_2O 雰囲気中で酸化して、アルゴン熱処理をした後に、水素熱処理の $400^{\circ}C$ から $900^{\circ}C$ で温度を変えた場合の界面準位密度を示す。 $400^{\circ}C$ までは、変化がないが、 $400^{\circ}C$ 以上で急激に減少して $800^{\circ}C$ 以上で飽和する。 $1000^{\circ}C$ より高温だと、水素がゲート絶縁膜を還元してゲート絶縁膜の信頼性を損ねるので、水素熱処理の温度は、 $400^{\circ}C$ から $1000^{\circ}C$ が望ましい。

第7図にゲート酸化膜を H_2O 雰囲気において、 $950^{\circ}C$ から $1200^{\circ}C$ で形成したのちに、アルゴン雰囲気中で熱処理し、さらに、 $800^{\circ}C$ で水素ガスを含む雰囲気中で熱処理をした場合の界面準位密度に対する、酸化温度の効果を示す。酸化温度が $1100^{\circ}C$ 以上までは、 D_{it} は高く、ほぼ一定であるが、 $1100^{\circ}C$ より低くなると減少し、 $1000^{\circ}C$ 以下になると一定になる。したがって、ゲート絶縁膜を形成した後に水素熱処理をした場合でも、

酸化温度は、1100℃より低い温度が望ましい。

第8図にゲート絶縁膜をH₂O雰囲気において形成したのちに、アルゴン雰囲気中で熱処理し、さらに、800℃で水素中にて熱処理をする場合において、ゲート絶縁膜形成時のH₂O雰囲気のH₂Oガス濃度が、界面準位密度に対する効果を示す。H₂Oガス濃度が25%までは、界面準位密度は一定であるが、50%以上では、増加する。したがって、H₂Oガス濃度は、50%より低い範囲が望ましい。

この様にして得られた結果について、表1にゲート絶縁膜の形成条件と酸化後の熱処理条件とMOSFETのチャネル移動度の関係をまとめる。

表 1

ゲート酸化膜形成法	ゲート酸化膜形成／熱処理方法		
	Ar (1100℃)	Ar+H ₂ (1100℃)	Ar (950℃)
H ₂ O (水) 雰囲気	50 cm ² /Vs	72 cm ² /Vs	65 cm ² /Vs

ゲート絶縁膜をH₂O雰囲気中で形成した場合は、チャネル移動度50 cm²/Vsだが、形成後に、H₂で熱処理した場合にチャネル移動度は、72 cm²/Vsになった。また、酸化温度を950℃にした場合には、65 cm²/Vsで温度を下げるにより、チャネル移動度が向上する。

次に、ゲート絶縁膜としてLTO膜と熱酸化膜の比較結果を表2に示す。この表では、共に酸化後のアニール（POA:Post Oxidation Anneal）は、Ar（アルゴン）ガス中でのアニールのみである。この結果から、熱酸化膜がチャネル移動度の向上に効果があることがわかる。

表 2

ゲート酸化膜	チャネル移動度
LTO膜	$< 10 \text{ cm}^2/\text{Vs}$
熱酸化膜	$50 \text{ cm}^2/\text{Vs}$

次に、純水を暖めて H_2O の蒸気にし、これをアルゴンガスで流して炭化珪素基板を酸化した場合と、 H_2 と O_2 の反応により H_2O を生成して、アルゴンガスで流して炭化珪素基板を酸化した場合のチャネル移動度の結果を表3に示す。ゲート絶縁膜形成条件は、 1150°C 、14分である。この結果から、 H_2 と O_2 を反応して、 H_2O を生成した方が、チャネル移動度が高く、チャネル移動度の向上に効果があることがわかる。

表 3

H_2O の生成法	チャネル移動度
純水の沸騰	$< 10 \text{ cm}^2/\text{Vs}$
H_2 と O_2 の燃焼	$50 \text{ cm}^2/\text{Vs}$

次に、チャネル移動度に対する清浄効果を表4に示す。ゲート絶縁膜形成条件は、 1150°C 、14分である。

表 4

SiC基板の清浄方法	チャネル移動度
無し	$50 \text{ cm}^2/\text{Vs}$
オゾンに紫外光照射	$55 \text{ cm}^2/\text{Vs}$
水素アニール	$57 \text{ cm}^2/\text{Vs}$
オゾンに紫外光照射＋水素アニール	$60 \text{ cm}^2/\text{Vs}$

この結果から、清浄処理をしない場合よりも、清浄処理をした方が、チャネル移動度が向上することがわかる。オゾン雰囲気中で紫外光照射する清浄処理工程の後のその値は、 $55 \text{ cm}^2/\text{Vs}$ であるが、水素アニールによる清浄処理後で $57 \text{ cm}^2/\text{Vs}$ になり、オゾン雰囲気中で紫外光照射する清浄処理と水素アニールによる清浄処理を行うと $60 \text{ cm}^2/\text{Vs}$ になった。したがって、清浄処理として、オゾン雰囲気中で紫外光照射する清浄処理、水素アニールによる清浄処理、あるいは、オゾン雰囲気中で紫外光照射する清浄処理と水素アニールによる清浄処理を行う処理、等は、チャネル移動度の改善に効果があることがわかる。

第9図に H_2O と O_2 （酸素）からなる雰囲気中で（000-1）面の SiC 基板を酸化して形成された SiO_2 膜及び SiO_2/SiC 界面における水素密度を2次イオン質量分析法（SIMS:Secondary Ion Mass Spectroscopy）によって測定した結果を示す。一次イオン種としては、 Cs を用いた。

ゲート酸化膜中に $1 \times 10^{19} / \text{cm}^3$ 以上の水素を含有している半導体装置のチャネル移動度は $100 \text{ cm}^2/\text{Vs}$ 以上だが、 $1 \times 10^{20} / \text{cm}^3$ を超えると、水素によって酸化膜が還元されて酸化膜の耐圧が低下するので、 $1 \times 10^{19} / \text{cm}^3$ から $1 \times 10^{20} / \text{cm}^3$ に限定される。

ゲート酸化膜と半導体領域の界面に $1 \times 10^{21} / \text{cm}^3$ 以上の水素を含有している半導体装置のチャネル移動度は $100 \text{ cm}^2/\text{Vs}$ 以上だが、 $1 \times 10^{22} / \text{cm}^3$ を超えると、水素によって酸化膜が還元されて酸化膜の耐圧が低下するので、 $1 \times 10^{20} / \text{cm}^3$ から $1 \times 10^{22} / \text{cm}^3$ に限定される。

第10図に、nチャネル金属-絶縁膜-半導体電界効果型ト

ランジスタ (n channel M I S F E T : Metal Insulator Semiconductor Field Effect Transistor) と p チャネル M I S F E T によって構成される相補型金属-絶縁膜-半導体 (C M I S : Complementary Metal Insulator Semiconductor) 回路の断面図を示す。

第 1 1 図に、金属-絶縁膜-半導体 (D M I S : Double Metal Insulator Semiconductor) 回路の断面図を示す。

第 1 2 図に、横型 (Lateral Resurf) M I S F E T 回路の断面図を示す。

第 1 3 図に、ゲート絶縁型バイポーラトランジスタ (I G B T : Insulator Gate Bipolar Transistor) 回路の断面図を示す。n+型バッファ層はなくてもよい。

第 1 4 図に、p チャネル I G B T 回路の断面図を示す。p+型バッファ層はなくてもよい。

産業上の利用可能性

以上のように、本発明は上記した構成 (S i C 半導体装置) からなるので、高耐圧で高チャネル移動度を有する高耐圧パワーデバイス、特に、M O S キャパシタ、M O S F E T、n チャネル M I S F E T と p チャネル M I S F E T によって構成される C M I S 回路、D M I S 回路、あるいは I G B T 回路などのゲート絶縁膜を用いる半導体装置に用いるのに適している。

請 求 の 範 囲

1. 半導体領域上にゲート絶縁膜を形成する工程と、そのゲート絶縁膜上にゲート電極を形成する工程と、上記の半導体領域に電極を形成する工程とを含む半導体装置の製造方法において、

半導体領域は、(000-1)面の炭化珪素からなる領域が形成された半導体領域であり、

さらに、該半導体領域の表面を清浄にする工程と、

800℃から1150℃の温度範囲において、 H_2O （水）ガスを1%以上含んだ雰囲気中でゲート絶縁膜を形成することにより、ゲート絶縁膜と上記の半導体領域の界面の界面準位密度を低減せしめる工程とを含むことを特徴とする半導体装置の製造方法。

2. 800℃から1050℃の温度範囲において、 H_2O ガスを含んだ雰囲気でのゲート絶縁膜の形成が行われることを特徴とする請求の範囲第1項記載の半導体装置の製造方法。

3. 半導体領域上にゲート絶縁膜を形成する工程と、そのゲート絶縁膜上にゲート電極を形成する工程と、上記の半導体領域に電極を形成する工程とを含む半導体装置の製造方法において、

半導体領域は、(000-1)面の炭化珪素からなる領域が形成された半導体領域であり、

さらに、該半導体領域の表面を清浄にする工程と、

ゲート絶縁膜を形成する工程と、

そのゲート絶縁膜を形成した後に、 H_2 （水素）ガスあるいは H_2O （水）ガスを含んだ雰囲気中で熱処理することにより、上記のゲート絶縁膜と上記の半導体領域の界面の界面準位密度を低

減せしめる工程とを含むことを特徴とする半導体装置の製造方法。

4. 半導体領域上にゲート絶縁膜を形成する工程と、そのゲート絶縁膜上にゲート電極を形成する工程と、上記の半導体領域に電極を形成する工程とを含む半導体装置の製造方法において、

半導体領域は、(000-1)面の炭化珪素からなる領域が形成された半導体領域であり、

さらに、該半導体領域の表面を清浄にする工程と、

ゲート絶縁膜を形成する工程と、

そのゲート絶縁膜を形成した後に、 H_2O （水）ガスを含んだ雰囲気中で熱処理した後に H_2 （水素）ガスを含んだ雰囲気中で熱処理することにより、上記のゲート絶縁膜と上記の半導体領域の界面の界面準位密度を低減せしめる工程とを含むことを特徴とする半導体装置の製造方法。

5. ゲート絶縁膜を形成した後に行う熱処理は、 H_2 （水素）ガスと不活性ガスとの混合ガス中で行われ、その H_2 （水素）ガス濃度は、予め決められた1%ないし100%のいずれかの濃度をもつことを特徴とする請求の範囲第2項または第3項のいずれかに記載の半導体装置の製造方法。

6. ゲート絶縁膜を形成した後に行う熱処理は H_2O （水）ガスと不活性ガスとの混合ガス中で行われ、その H_2O （水）ガス濃度は予め決められた1%ないし100%のいずれかの濃度をもつことを特徴とする請求の範囲第2項または第3項のいずれかに記載の半導体装置の製造方法。

7. ゲート絶縁膜を形成する工程と、 H_2 （水素）ガスあるいは H_2O （水）ガスを含んだ雰囲気中で熱処理する工程との間に、

予め決められた温度の不活性雰囲気中に予め決められた時間上記の半導体領域を保持する熱処理工程を含むことを特徴とする請求の範囲第3項、第5項、または第6項のいずれかに記載の半導体装置の製造方法。

8. ゲート絶縁膜を形成する工程と、 H_2O （水）ガスを含んだ雰囲気中で熱処理する工程との間の第1の期間に、あるいは、 H_2O （水）ガスを含んだ雰囲気中で熱処理する工程と、 H_2 （水素）ガスを含んだ雰囲気中で熱処理する工程との間の第2の期間に、予め決められた温度の不活性雰囲気中で予め決められた時間上記の半導体領域を保持する熱処理工程を含むことを特徴とする請求の範囲第4項、ないし第6項のいずれかに記載の半導体装置の製造方法。

9. H_2O ガスを含んだ雰囲気中で熱処理する際の温度よりも、 H_2 ガスを含んだ雰囲気中で熱処理する際の温度の方が高いことを特徴とする請求の範囲第4項ないし第6項、または第8項のいずれかに記載の半導体装置の製造方法。

10. ゲート絶縁膜を形成する工程の後に行う H_2O （水）ガスを含んだ雰囲気中で熱処理する工程は、 650°C から 950°C の範囲の予め決められた温度で予め決められた時間保持する工程であることを特徴とする請求の範囲第3項ないし第9項のいずれかに記載の半導体装置の製造方法。

11. ゲート絶縁膜を半導体領域の熱酸化法により形成することを特徴とする請求の範囲第3項ないし第10項のいずれかに記載の半導体装置の製造方法。

12. 半導体領域の熱酸化法は、 H_2O （水）ガスを含んだ雰囲気で行われる熱酸化法であることを特徴とする請求の範囲第

1 1 項記載の半導体装置の製造方法。

1 3. H_2O ガスを含んだ雰囲気が H_2O ガスと酸素あるいは、 H_2O ガスと酸素ガス及び不活性ガスからなり、 H_2O ガスが 1 % から 1 0 0 % の範囲の予め決められた濃度であることを特徴とする請求の範囲第 1 2 項記載の半導体装置の製造方法。

1 4. ゲート絶縁膜を形成した後に、 H_2 ガスを含んだ雰囲気中で熱処理をする場合に、 H_2O ガスを含んだ雰囲気が H_2O ガスと酸素ガスあるいは、 H_2O ガスと酸素ガス及び不活性ガスからなり、 H_2O ガスが 1 0 % から 5 0 % の予め決められた濃度であることを特徴とする請求の範囲第 1 3 項記載の半導体装置の製造方法。

1 5. 上記の H_2O (水) ガスは、上記の半導体領域の置かれた雰囲気において H_2 (水素) ガスと O_2 (酸素) ガスの反応により生成されたものであることを特徴とする請求の範囲第 1 項ないし第 1 4 項のいずれかに記載の半導体装置の製造方法。

1 6. H_2 (水素) ガスの流量、 $[\text{H}_2]$ 、と O_2 (酸素) ガスの流量、 $[\text{O}_2]$ 、の比が $[\text{O}_2] / [\text{H}_2] = 0.1$ から 1 0 0 の範囲の予め決められた範囲にあることを特徴とする請求の範囲第 1 5 項記載の半導体装置の製造方法。

1 7. 半導体領域の酸化温度が 800°C から 1150°C の範囲の予め決められた温度範囲にあることを特徴とする請求の範囲第 3 項ないし第 1 6 項のいずれかに記載の半導体装置の製造方法。

1 8. 半導体領域を熱酸化してゲート酸化膜を形成した後に、 H_2O ガスを含んだ雰囲気中で熱処理をする場合に、熱処理温度が、ゲート酸化膜を形成した温度よりも低い温度で行い、ゲート酸化

膜厚を増加することを特徴とする請求の範囲第 11 項ないし第 17 項のいずれかに記載の半導体装置の製造方法。

19. H_2 (水素) ガスを含んだ雰囲気での熱処理温度が $600^{\circ}C$ から $900^{\circ}C$ の範囲の予め決められた温度範囲にあることを特徴とする請求の範囲第 3 項ないし第 18 項のいずれかに記載の半導体装置の製造方法。

20. ゲート絶縁膜の形成及びその後の H_2 (水素) ガスあるいは H_2O (水) ガスあるいは不活性ガス雰囲気での熱処理は、外気と遮断された装置内で連続して行われることを特徴とする請求の範囲第 3 項ないし第 19 項のいずれかに記載の半導体装置の製造方法。

21. 半導体領域の表面を清浄にする工程は、オゾン雰囲気中に置かれた半導体領域に紫外光を照射することにより清浄にする工程を含むことを特徴とする請求の範囲第 1 項ないし第 20 項のいずれかに記載の半導体装置の製造方法。

22. 半導体領域の表面を清浄にする工程は、 H_2 (水素) 雰囲気中で熱処理することにより清浄にする工程を含むことを特徴とする請求の範囲第 1 項ないし第 21 項のいずれかに記載の半導体装置の製造方法。

23. 半導体領域の表面を清浄にする工程は、オゾン雰囲気中に置かれた半導体領域に紫外光を照射して清浄にする工程と、その後に行われる、半導体領域を H_2 (水素) ガス雰囲気中で熱処理することにより清浄にする工程とを含むことを特徴とする請求の範囲第 22 項記載の半導体装置の製造方法。

24. 層間絶縁膜を形成する工程と、配線層を形成する工程と、配線層を保護する絶縁膜を形成する工程とをさらに含む事の特

徴とする請求の範囲第1項ないし第23項のいずれかに記載の半導体装置の製造方法。

25. H_2 (水素) ガスを含んだ雰囲気での熱処理を、ゲート絶縁膜より上の層にゲート電極層を形成した後に行うことを特徴とする請求の範囲第3項ないし第24項のいずれかに記載の半導体装置の製造方法。

26. H_2 (水素) ガスを含んだ雰囲気での熱処理を行う工程を含み、さらに、該工程の後に、 $600^{\circ}C$ 以下での不活性ガス雰囲気中で熱処理を行う工程を含むことを特徴とする請求の範囲第3項ないし第25項のいずれかに記載の半導体装置の製造方法。

27. (000-1)面の炭化珪素からなる半導体領域にゲート絶縁膜と、そのゲート絶縁膜上にゲート電極と、上記半導体領域に電極を有する半導体装置において、ゲート絶縁膜中に $1E19/cm^3$ から $1E20/cm^3$ の範囲の水素あるいは水酸基 (OH) を含むことを特徴とする半導体装置。

28. 請求項27に記載の半導体装置において、該半導体装置が金属—絶縁膜—半導体電界効果型トランジスタ (MIS FET) または MIS キャパシタであることを特徴とする半導体装置。

29. 請求項28に記載の半導体装置において、前記 MIS FET が n チャネル型であることを特徴とする半導体装置。

30. 請求項28に記載の半導体装置において、前記 MIS FET が p チャネル型であることを特徴とする半導体装置。

31. 請求項27に記載の半導体装置において、該半導体装置が請求項29及び請求項30に記載の MIS FET または MI

S キャパシタから構成される相補型金属—絶縁膜—半導体 (CMIS) を有する回路であることを特徴とする半導体装置。

32. 請求項27に記載の半導体装置において、該半導体装置が横型金属—絶縁膜—半導体電界効果型トランジスタ (Lateral Resurf MISFET) あるいは横型DMIS電界効果型トランジスタ (Lateral DMISFET) であることを特徴とする半導体装置。

33. 請求項27に記載の半導体装置において、該半導体装置が縦型DMISFETであることを特徴とする半導体装置。

34. 請求項27に記載の半導体装置において、該半導体装置が絶縁ゲート型バイポーラートランジスタ (IGBT) であることを特徴とする半導体装置。

35. 請求項34に記載の半導体装置において、該半導体装置がpチャネル型IGBTであることを特徴とする半導体装置。

36. (000-1)面の炭化珪素からなる半導体領域にゲート絶縁膜と、そのゲート絶縁膜上にゲート電極と、上記半導体領域に電極を有する半導体装置において、ゲート絶縁膜と半導体領域の界面に $1 \times 10^{20} / \text{cm}^3$ から $1 \times 10^{22} / \text{cm}^3$ の範囲の水素あるいは水酸基 (OH) が存在することを特徴とする半導体装置。

37. 請求項36に記載の半導体装置において、該半導体装置がMISFETまたはMISキャパシタであることを特徴とする半導体装置。

38. 請求項37に記載の半導体装置において、前記MISFETがnチャネル型であることを特徴とする半導体装置。

39. 請求項37に記載の半導体装置において、前記MISFETがpチャネル型であることを特徴とする半導体装置。

40. 請求項36に記載の半導体装置において、該半導体装置が請求項38及び請求項39に記載のMISFETまたはMISキャパシタから構成されるCMISを有する回路であることを特徴とする半導体装置。

41. 請求項36に記載の半導体装置において、該半導体装置が横型MISFETあるいは横型DMISFETであることを特徴とする半導体装置。

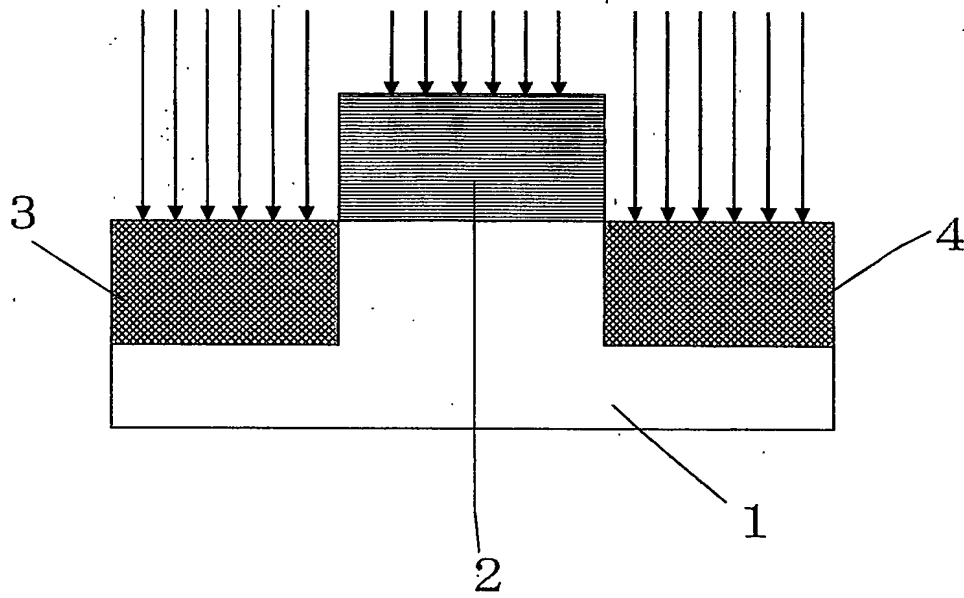
42. 請求項36に記載の半導体装置において、該半導体装置が縦型DMISFETであることを特徴とする半導体装置。

43. 請求項36に記載の半導体装置において、該半導体装置がIGBTであることを特徴とする半導体装置。

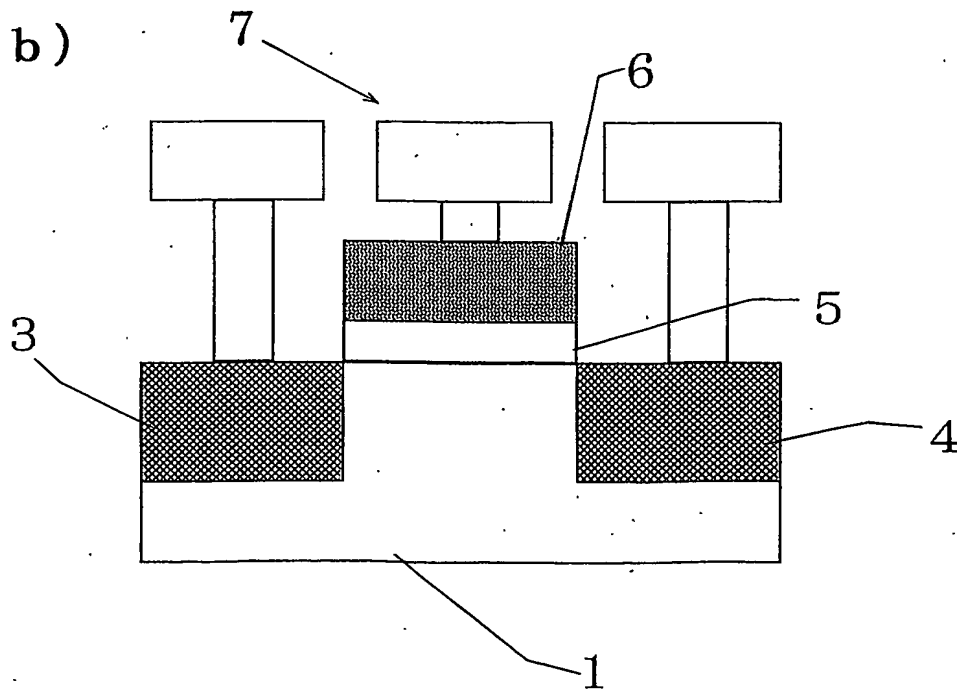
44. 請求項43に記載の半導体装置において、該半導体装置がpチャネル型IGBTであることを特徴とする半導体装置。

第1図

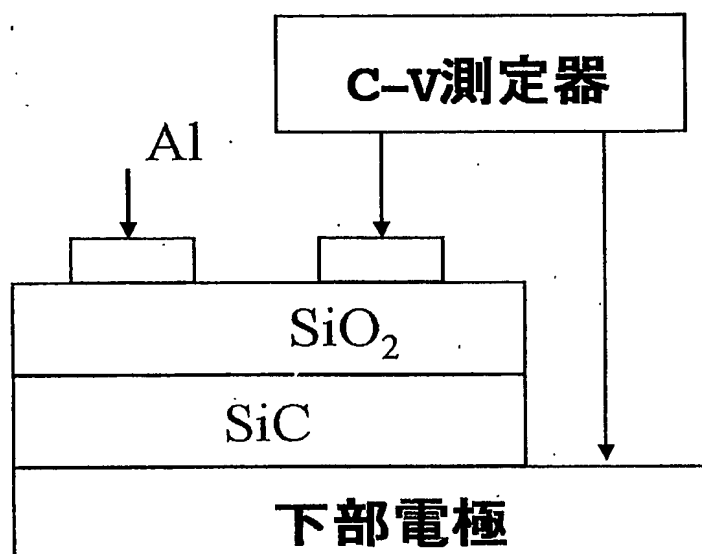
(a)



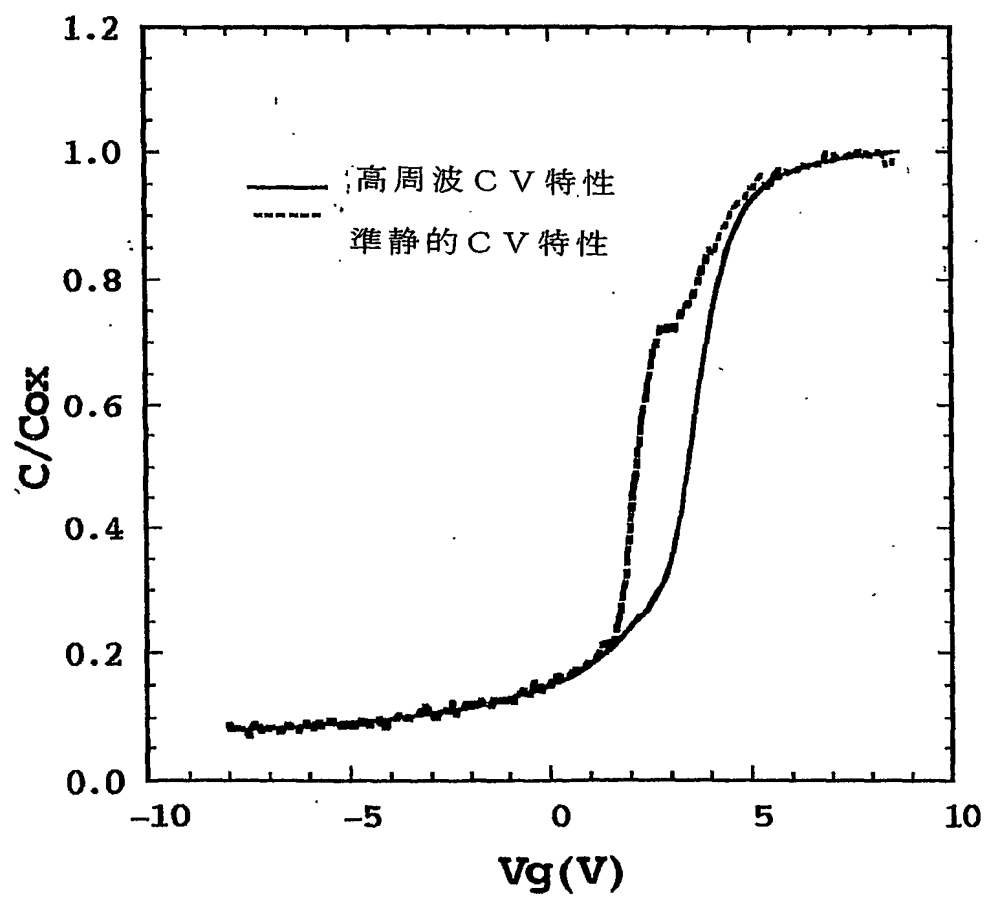
(b)



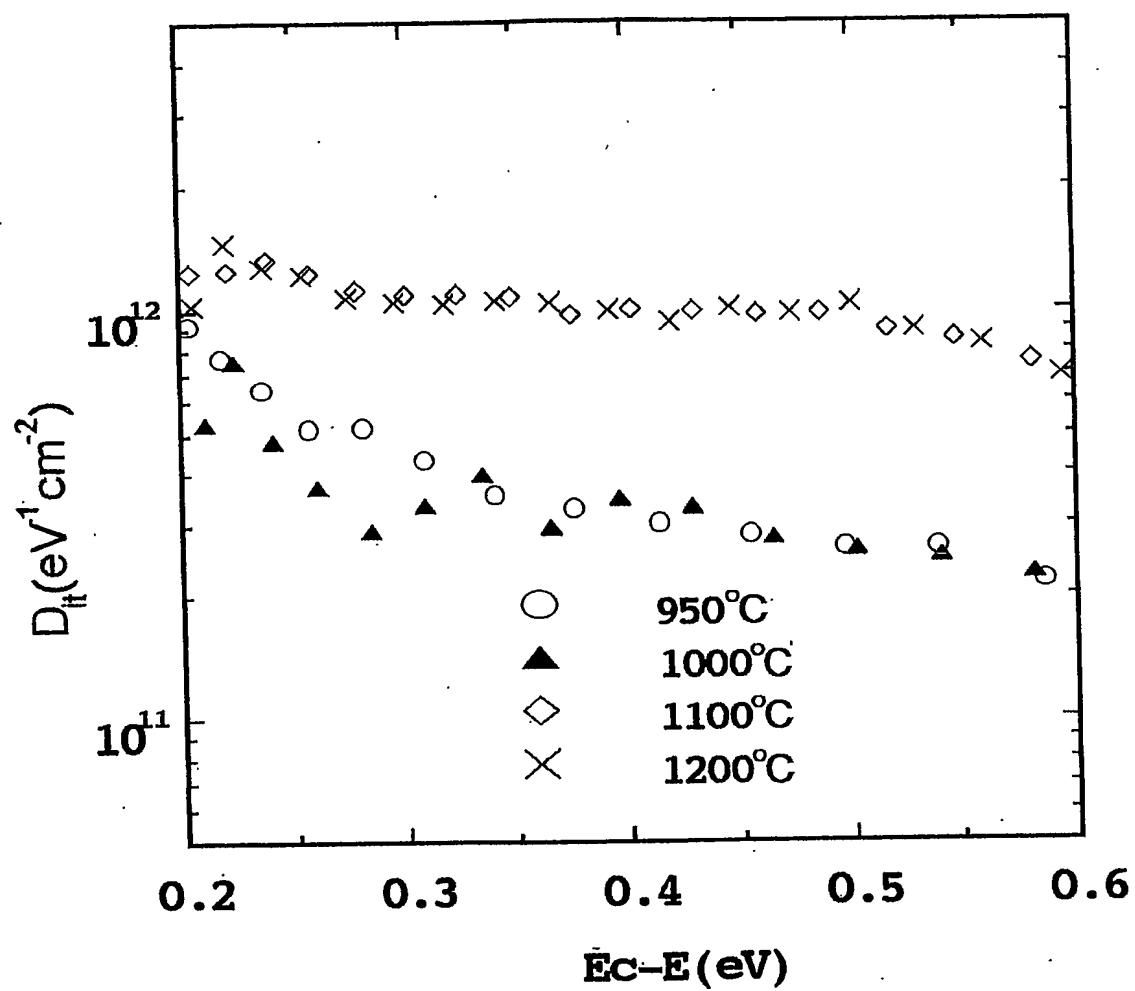
第2図



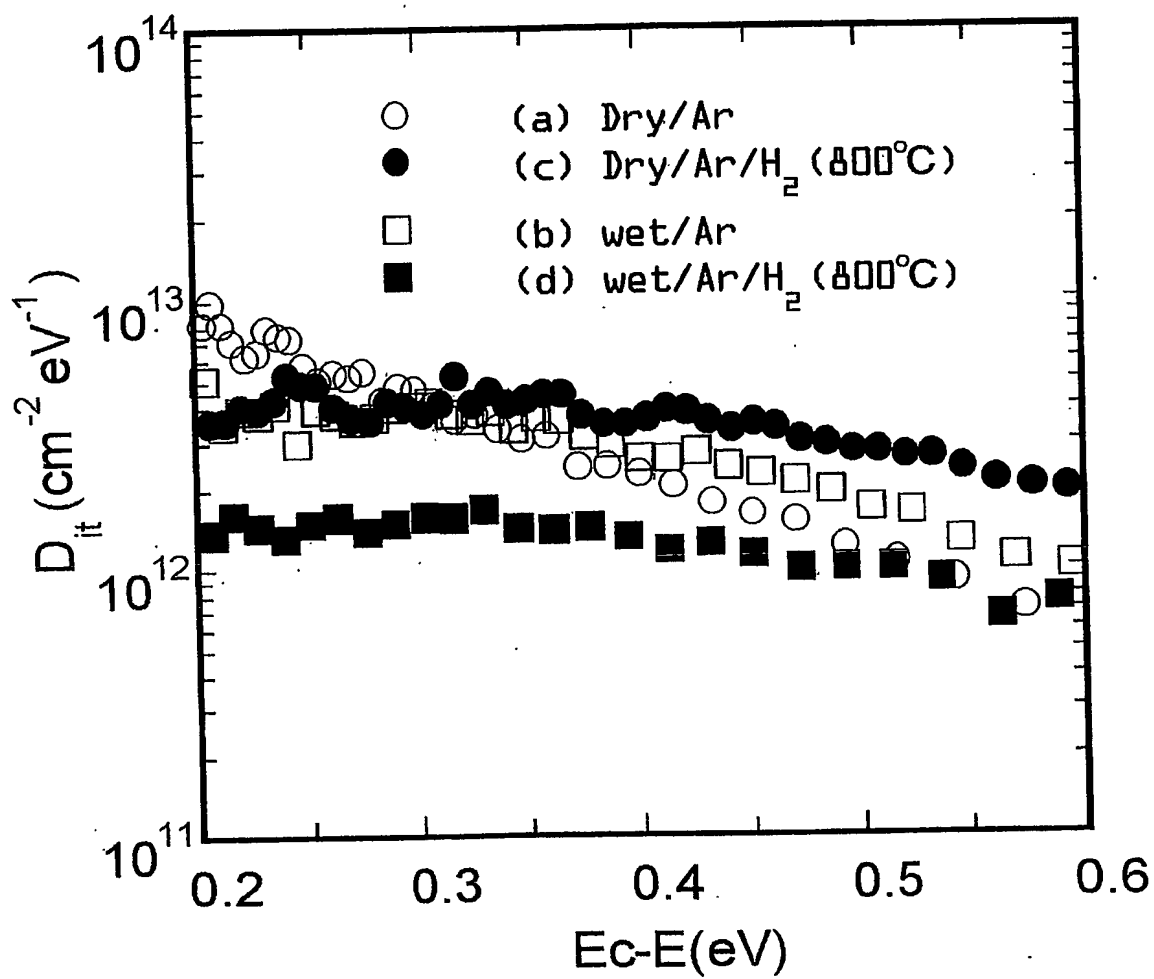
第3図



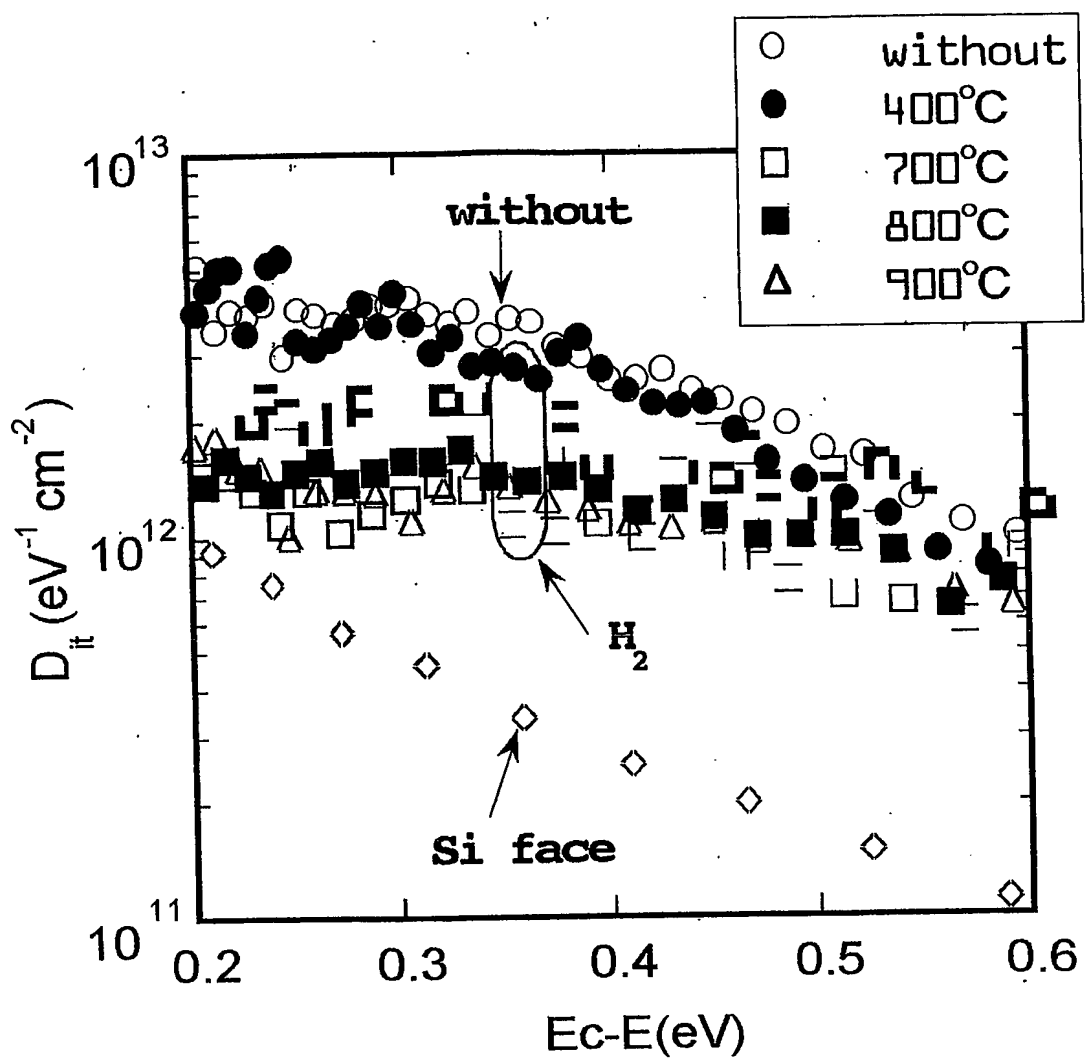
第4図



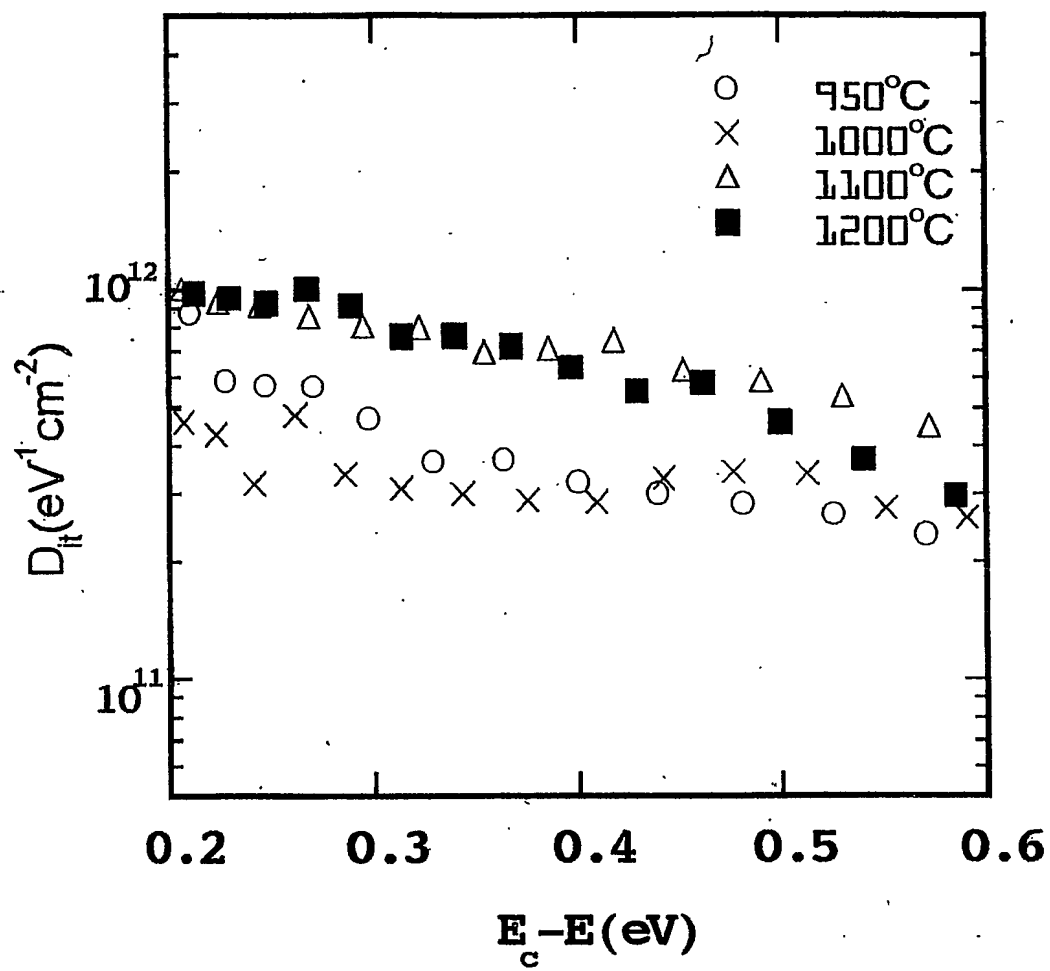
第5図



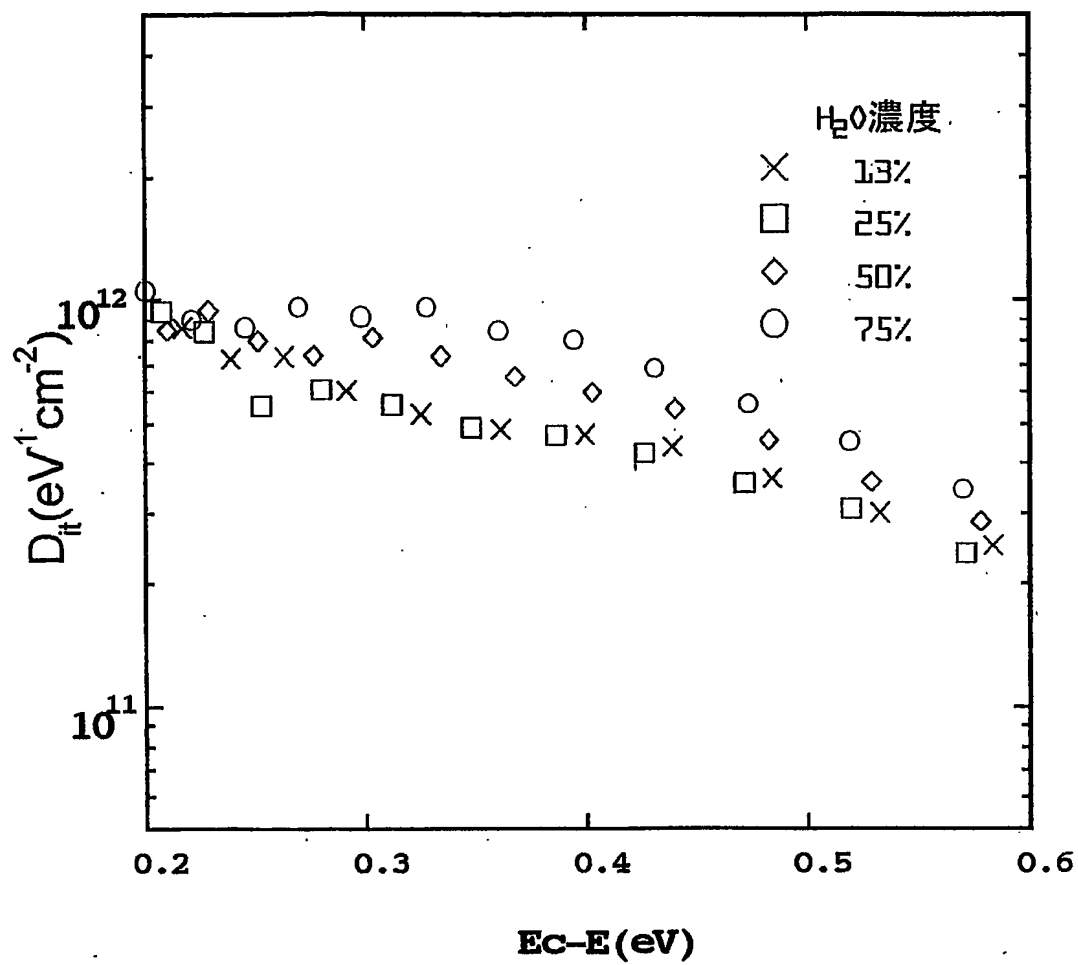
第 6 図



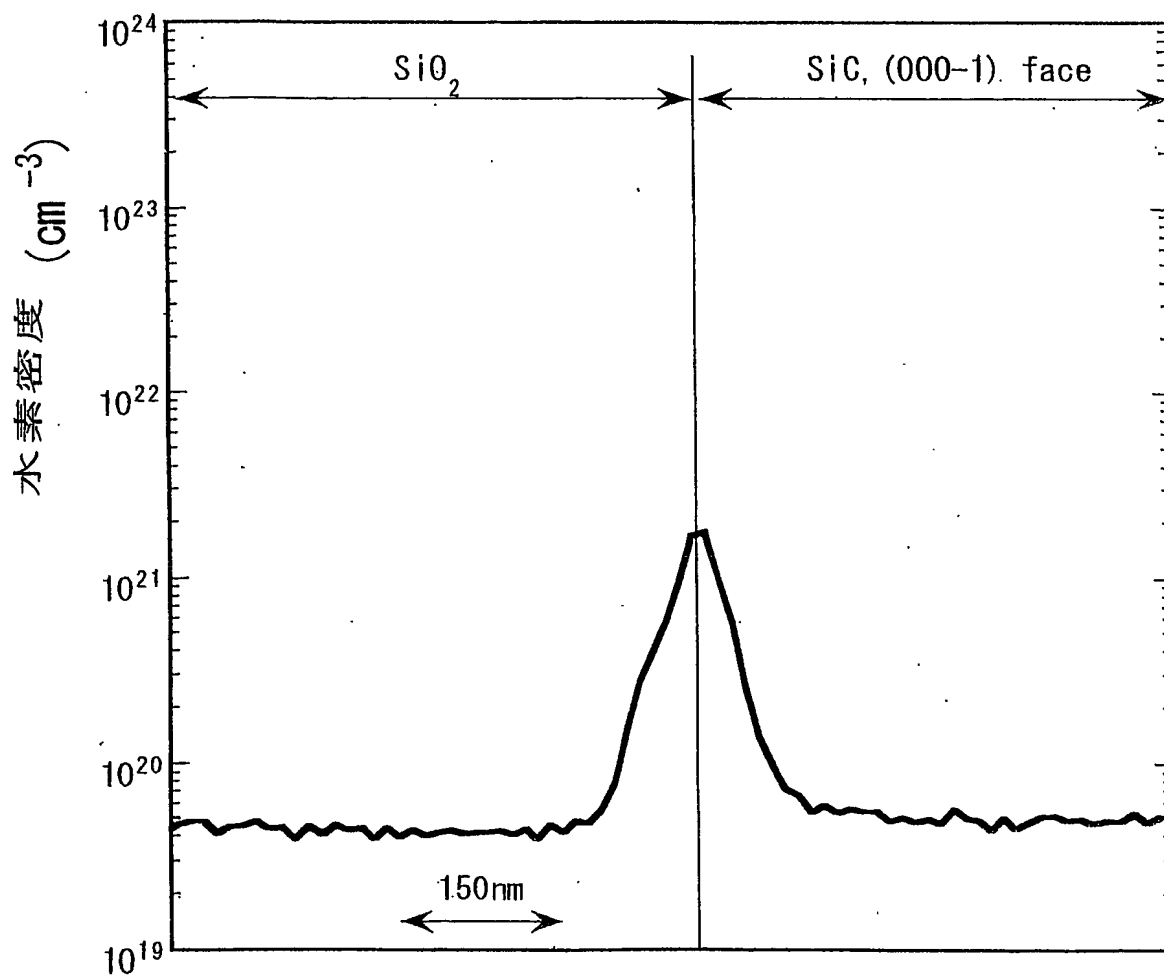
第7図



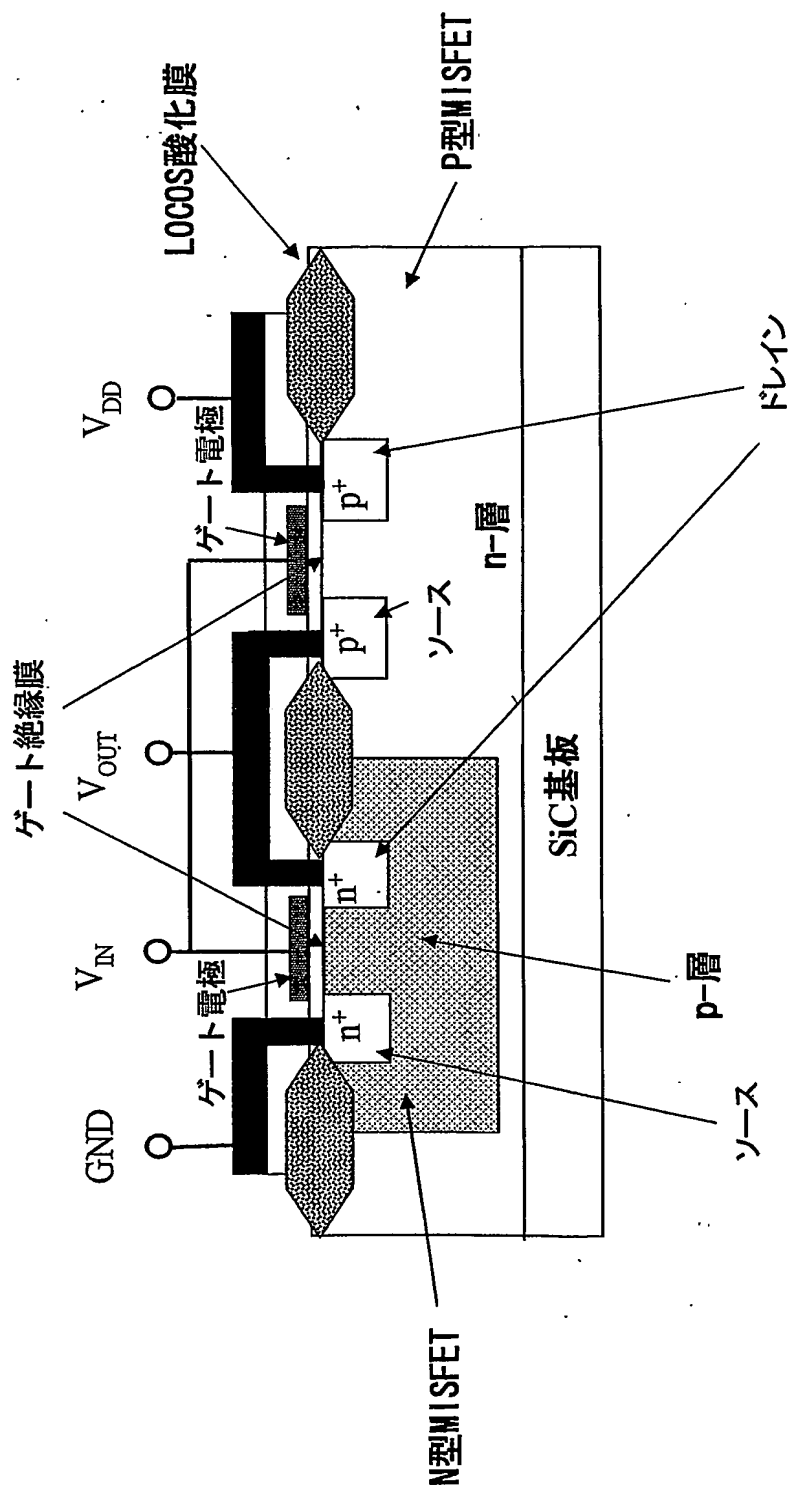
第8図



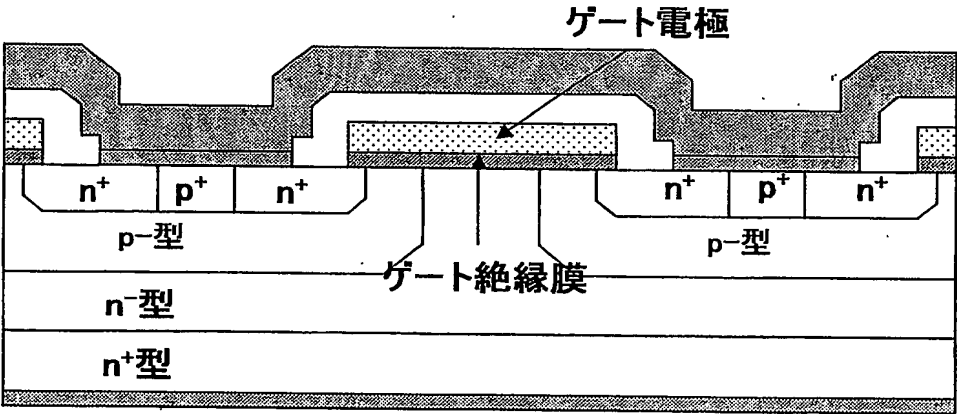
第9図



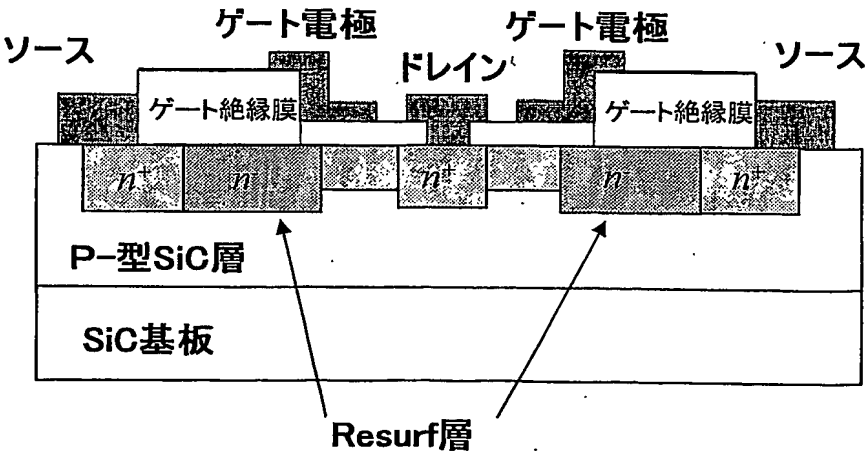
第10図



第11図

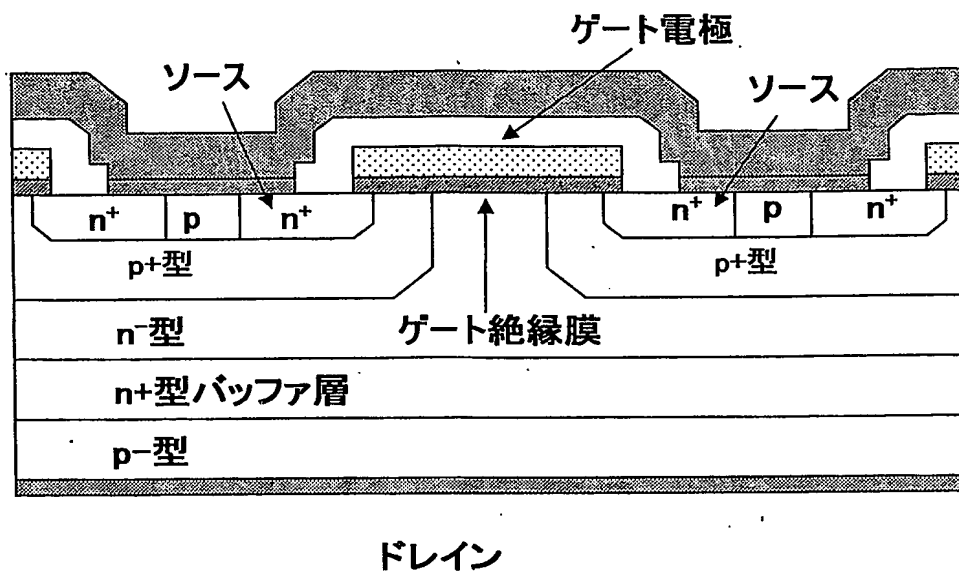


第12図

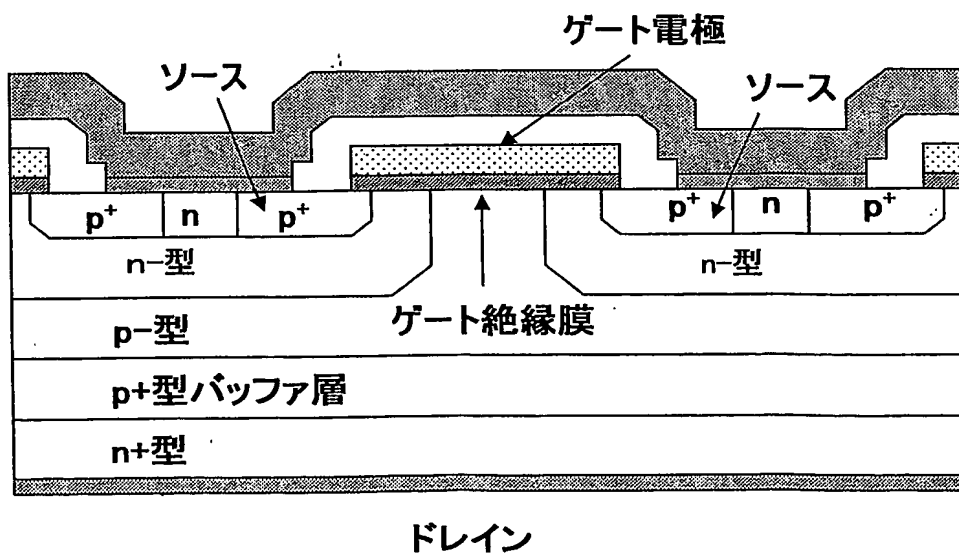


12 / 12

第13図



第14図



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/08146

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H01L21/316, 21/822, 27/04, 29/78

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H01L21/312-21/318, 21/822, 27/04, 29/78

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2003
Kokai Jitsuyo Shinan Koho	1971-2003	Jitsuyo Shinan Toroku Koho	1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 11-297712 A (Sanyo Electric Co., Ltd.), 29 October, 1999 (29.10.99), Column 5, line 16 to column 7, line 2 (Family: none)	1-13, 15-44
Y	JP 11-31691 A (Fuji Electric Co., Ltd.), 02 February, 1999 (02.02.99), Column 4, lines 16 to 46 (Family: none)	1-13, 15-44
Y	JP 2000-252461 A (Director General, Agency of Industrial Science and Technology), 14 September, 2000 (14.09.00), Column 3, lines 24 to 31 (Family: none)	4, 5

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier document but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
02 September, 2003 (02.09.03)

Date of mailing of the international search report
16 September, 2003 (16.09.03)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/08146

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 11-74263 A (Fuji Electric Co., Ltd.), 16 March, 1999 (16.03.99), Claims & US 6265326 B1	6,13
Y	JP 10-50701 A (Matsushita Electronics Corp.), 20 February, 1998 (20.02.98), Column 7, lines 2 to 35 (Family: none)	21,23
Y	WO 00/13236 A2 (CREE RESEARCH, INC.), 09 March, 2000 (09.03.00), Claims & JP 2002-524860 A	34-44
A	JP 9-199497 A (Nippon Steel Corp.), 31 July, 1997 (31.07.97), (Family: none)	1-44
A	JP 10-112460 A (Fuji Electric Co., Ltd.), 28 April, 1998 (28.04.98), (Family: none)	1-44

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl' H01L21/316, 21/822, 27/04, 29/78

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl' H01L21/312 - 21/318, 21/822, 27/04, 29/78

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2003年
 日本国登録実用新案公報 1994-2003年
 日本国実用新案登録公報 1996-2003年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P 11-297712 A (三洋電機株式会社) 1999. 10. 29, 第5欄第16行-第7欄第2行 (ファミリーなし)	1-13, 15-44
Y	J P 11-31691 A (富士電機株式会社) 1999. 02. 02, 第4欄第16行-第4欄第46行 (ファミリーなし)	1-13, 15-44

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」口頭による開示、使用、展示等に言及する文献
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

02. 09. 03

国際調査報告の発送日

16.09.03

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

田中 永一

4 R

9539

電話番号 03-3581-1101 内線 3469



C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2000-252461 A (工業技術院長) 2000. 09. 14, 第3欄第24行-第3欄第31行 (ファミリーなし)	4, 5
Y	JP 11-74263 A (富士電機株式会社) 1999. 03. 16, 特許請求の範囲 & US 6265326 B1	6, 13
Y	JP 10-50701 A (松下電子工業株式会社) 1998. 02. 20, 第7欄第2行-第7欄第35行 (ファミリーなし)	21, 23
Y	WO 00/13236 A2 (CREE RESEARCH, INC.) 2000. 03. 09, 特許請求の範囲 & JP 2002-524860 A	34-44
A	JP 9-199497 A (新日本製鐵株式会社) 1997. 07. 31 (ファミリーなし)	1-44
A	JP 10-112460 A (富士電機株式会社) 1998. 04. 28 (ファミリーなし)	1-44

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.